Página Web http://biz.lgservice.com

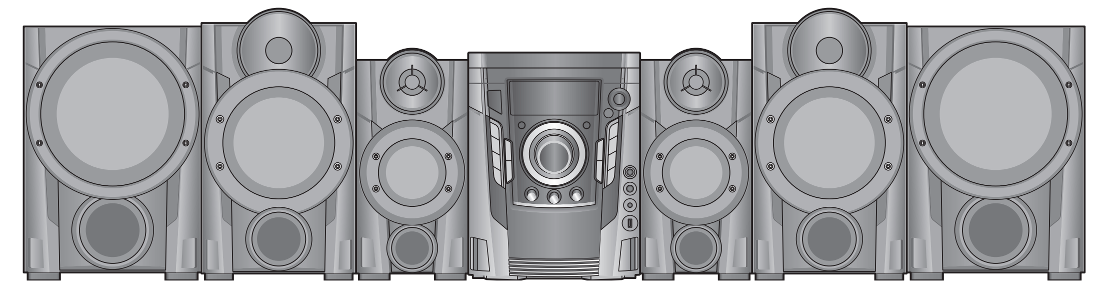


SISTEMA MINI Hi-Fi

MANUAL DE SERVICIO

PRECAUCIÓN

LEA LAS "MEDIDAS DE SEGURIDAD" DE ESTE MANUAL ANTES DE REALIZAR LABORES DE MANTENIMIENTO.



MODELO: MCV904 (MCS904F/S/W/AW)

MANUAL DE SERVICIO MODELO: MCV904 (MCS904F/S/W/AW)

LG



P/NO : AFN72956628

FEBRUARY, 2009

[CONTENIDO]

❍ SECCIÓN 1. GENERAL

❍ SECCIÓN 2. VISTAS AMPLIADAS

❍ SECCIÓN 3. PARTE ELÉCTRICA

❍ SECCIÓN 4. LISTA DE PIEZAS DE REPUESTO

SECCIÓN 1. GENERAL

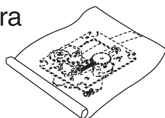
MEDIDAS DE PRECAUCIÓN DURANTE LAS TAREAS DE CUIDADO Y MANTENIMIENTO

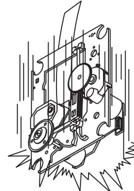
NOTAS RELACIONADAS CON LA MANIPULACIÓN DEL LECTOR

1. Notas de transporte y almacenamiento

1) El lector deberá permanecer en su bolsa conductora hasta el momento inmediatamente previo al uso.
2) El lector no debe ser expuesto a presiones externas o golpes.

Almacenamiento en bolsa conductora

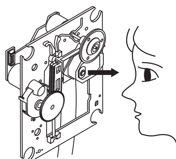




Impacto por caída

2. Notas de reparación

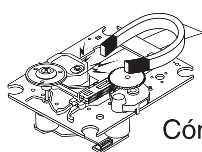
1) El lector incluye un imán de gran tamaño, y no debe acercarse nunca a materiales magnéticos.
2) El lector debe ser manipulado correctamente y con cuidado, teniendo cuidado de evitar presiones externas y golpes. Si así fuera, el resultado podría ser una avería operativa o daños en la placa de circuito impreso.
3) Cada uno de los captadores ha sido ya ajustado individualmente a un alto nivel de precisión, motivo por el que el punto de ajuste y los tornillos de instalación no deben tocarse nunca.
4) ¡El haz del láser puede dañar los ojos!
   ¡No mire nunca directamente al haz del láser! Igualmente, no encienda NUNCA la alimentación de la pieza de salida láser (lente, etc.) del lector si estuviera dañado.



No mire NUNCA directamente al haz del láser, y no lo toque con los dedos u otras partes expuestas de su cuerpo.

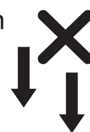
5) Limpieza de la superficie de la lente
   Si hubiera polvo en la superficie de la lente, límpielo mediante un pulverizador (como los empleados para limpiar las lentes de las cámaras). La lente está sujeta por un delicado soporte. Por lo tanto, al limpiar la superficie de la lente, utilice un bastoncillo de algodón con cuidado de

Imán

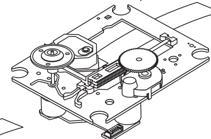


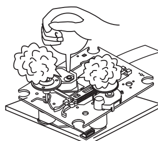
Cómo sujetar el lector

Presión



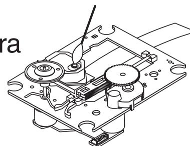
Presión





Bastoncillo de algodón

Lámina conductora



6) Nunca intente desmontar el resorte del lector ejerciendo una presión excesiva. Si la lente estuviera extremadamente sucia, aplique alcohol isopropílico al bastoncillo de algodón. (No utilice ningún otro limpiador líquido, ya que podría dañar la lente.) Tenga cuidado de no aplicar demasiado alcohol en el bastoncillo, y no permita que el líquido entre en el interior del lector.

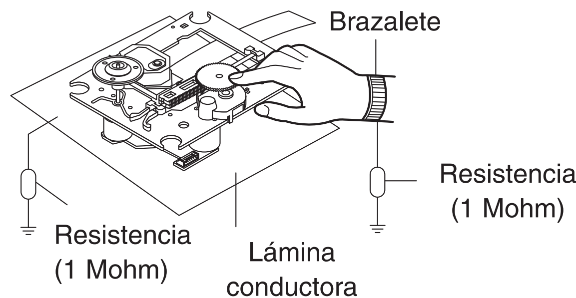
NOTAS RELACIONADAS CON LA REPARACIÓN DE REPRODUCTORES DE CD

1. Preparación

1) Los reproductores de CD incorporan un gran número de CIs, así como un lector (diodo láser). Estos componentes son muy sensibles y se ven fácilmente afectados por la electricidad estática. En el caso de electricidad estática de alta tensión los componentes podrían resultar dañados, motivo por el que deben manipularse con cuidado.
2) El lector está compuesto de numerosos componentes ópticos y otros de gran precisión. Por lo tanto, tenga cuidado de evitar realizar labores de reparación o almacenamiento cuando la temperatura o humedad son altas, en presencia de fuerte magnetismo o grandes cantidades de polvo.

2. Notas de reparación

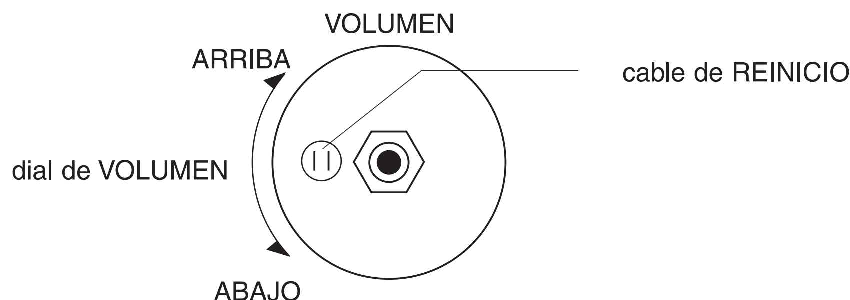
1) Antes de reemplazar una pieza o componente, desconecte primero el cable de alimentación de la unidad.
2) Todo el equipamiento, instrumentos de medición y herramientas deben estar correctamente puestos a tierra.
3) Debe cubrir su mesa de trabajo con una lámina conductora puesta a tierra. Al extraer el lector láser de su bolsa conductora, no lo coloque sobre ésta. (El motivo es la posibilidad de daños a causa de la electricidad estática.)
4) Para evitar la fuga de CA, la parte metálica del soldador deberá estar puesta a tierra.
5) Todos los trabajadores deberán tener conexión a tierra por medio de un brazalete especial (1M Ω)
6) Tenga cuidado de no permitir que el lector láser entre en contacto con la ropa, a fin de evitar que la electricidad estática de sus prendas escape por el brazalete.
7) El haz láser del lector NUNCA debe ser dirigido hacia los ojos o la piel desnuda.



ELIMINAR UNA AVERÍA

Podrá reiniciar la unidad a su estado inicial en caso de avería (avería en botones, pantalla, etc.). Utilizando un buen conductor (como un controlador), simplemente cortocircuite el cable a REINICIO en el interior del dial de volumen durante más de 3 segundos. Si reinicia su unidad, deberá volver a introducir todos los ajustes (emisoras, reloj, temporizador).

NOTA: 1.Para operar el cable de REINICIO, tire del dial de volumen giratorio y suéltelo.
2. Si desea operar el cable de REINICIO será necesario desenchufar el cable de alimentación.



MEDIDAS DE PRECAUCIÓN ESD

Dispositivos electrostáticamente sensibles (ESD)

Ciertos dispositivos semiconductores (estado sólido) pueden resultar fácilmente dañados por la electricidad estática. Normalmente tales componentes son conocidos comúnmente como Dispositivos electrostáticamente sensibles (ES) Ejemplos de dispositivos ESD
típicos son los circuitos integrados y algunos transistores de efecto campo y componentes de chips semiconductores. Debe utilizar las siguientes técnicas para ayudarle a reducir las incidencias de daños en los componentes causados por la electricidad estática.

1. Inmediatamente antes de manipular cualquier componente semiconductor o montaje equipado a tal efecto, elimine cualquier carga electroestática presente en su cuerpo tocando una puesta a tierra segura. Opcionalmente, obtenga y vista un dispositivo de muñequera de descarga disponible en el mercado, que deberá retirar antes de aplicar potencia a la unidad bajo prueba a fin de evitar riesgos potenciales de descarga eléctrica.
2. Después de retirar un montaje eléctrico equipado con dispositivos ESD, coloque el montaje sobre una superficie conductora, como papel de aluminio, para evitar la acumulación de cargas electroestáticas o la exposición del montaje.
3. Utilice únicamente un soldador con puesta a tierra para soldar o eliminar soldaduras en los dispositivos ESD.
4. Utilice únicamente un dispositivo de eliminación de soldaduras antiestático. Ciertos dispositivos de eliminación de soldaduras, no clasificados como “antiestáticos” pueden generar cargas eléctricas suficientes como para dañar los dispositivos ESD.
5. No utilice productos químicos que incluya freón. Estos pueden generar cargas eléctricas suficientes como para dañar los dispositivos ESD.
6. No saque un dispositivo ESD de repuesto de su embalaje protector hasta inmediatamente antes de su instalación. (La mayor parte de los dispositivos ESD de repuesto están embalados con cables cortocircuitados eléctricamente entre sí mediante espuma conductora, papel de aluminio o materiales conductores similares).
7. Inmediatamente antes de retirar el material protector de los cables de un dispositivo ESD de repuesto, ponga en contacto el material protector y el armazón o montaje decir cuitos en los que se instalará el dispositivo.

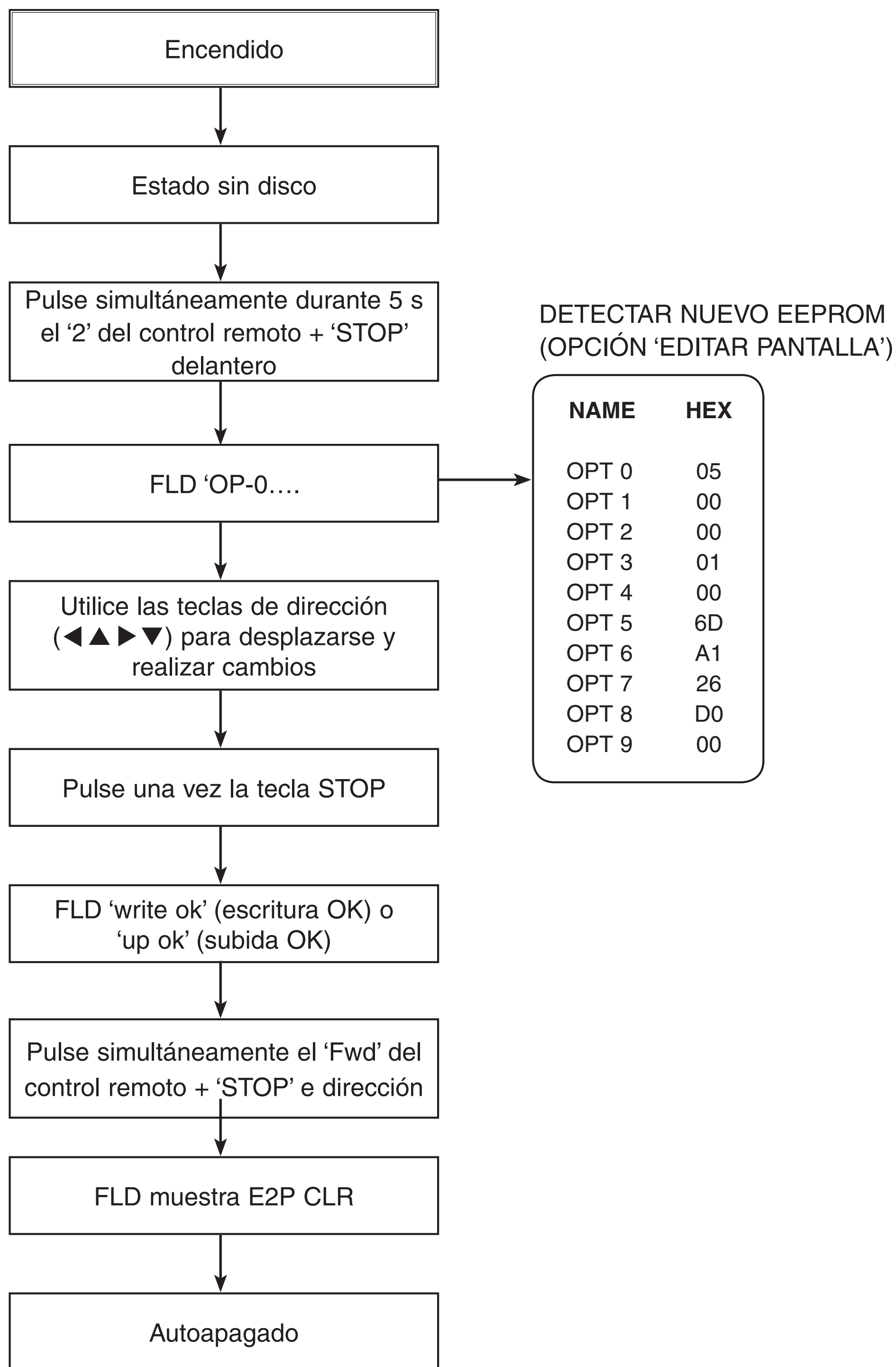
PRECAUCIÓN: ASEGÚRESE DE QUE EL CHASIS O CIRCUITO NO RECIBE ALIMENTACIÓN ELÉCTRICA, Y RESPETE TODAS LAS PRECAUCIONES DE SEGURIDAD.

8. Minimice los movimientos corporales durante el manejo de dispositivos ESD de repuesto ya desempaquetados. (De lo contrario el movimiento inofensivo de, por ejemplo, el roce de su ropa o levantar los pies de un suelo enmoquetado, puede generar la electricidad estática suficiente para dañar un dispositivo ESD).

PRECAUCIÓN. SÍMBOLOS GRÁFICOS

⚡	EL SÍMBOLO DEL RELÁMPAGO CON FLECHAS DENTRO DE UN TRIÁNGULO EQUILÁTERO ESTÁ PENSADO PARA ALERTAR AL PERSONAL DE SERVICIO DE LA PRESENCIA DE “TENSIONES PELIGROSAS” NO AISLADAS, Y QUE PUEDEN TENER LA MAGNITUD SUFICIENTE COMO PARA CONSTITUIR UN RIESGO DE DESCARGA ELÉCTRICA.
⚠	EL SIGNO DE EXCLAMACIÓN DENTRO DE UN TRIÁNGULO EQUILÁTERO ESTÁ PENSADO PARA ALERTAR AL PERSONAL DE SERVICIO DE LA PRESENCIA DE INFORMACIÓN IMPORTANTE DE SEGURIDAD EN LA DOCUMENTACIÓN DE SERVICIO.

INFORMACIÓN DE SERVICIO PARA EEPROM



NAME	HEX
OPT 0	05
OPT 1	00
OPT 2	00
OPT 3	01
OPT 4	00
OPT 5	6D
OPT 6	A1
OPT 7	26
OPT 8	D0
OPT 9	00

GUÍA DE DESCARGA USB

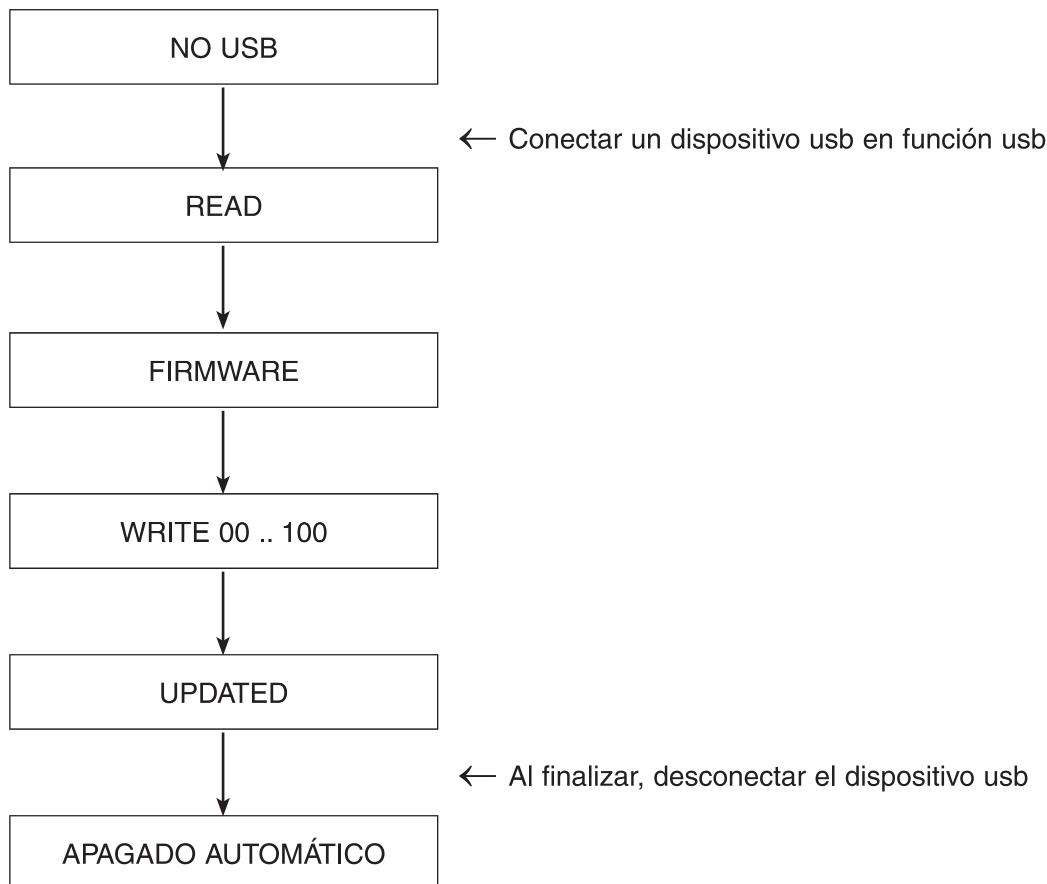
1. GUÍA DE DESCARGA USB DE PROGRAMA MICOM AUDIO

Descargar el archivo de programa llamado MCV904.HEX.mcs.

→ Si su PC tiene activado un programa de seguridad (Firewall), debe guardar el archivo en su dispositivo de almacenamiento usb y desactivar el software de seguridad al descargar el archivo a su aparato.

Precaución: Al descargar el archivo, nunca deberá desconectar el dispositivo usb, cambiar a otra función, ni apagar el aparato. Es dispositivo usb debe desconectarse al finalizar el proceso de descarga.

EN LA PANTALLA DE VISUALIZACIÓN VFD



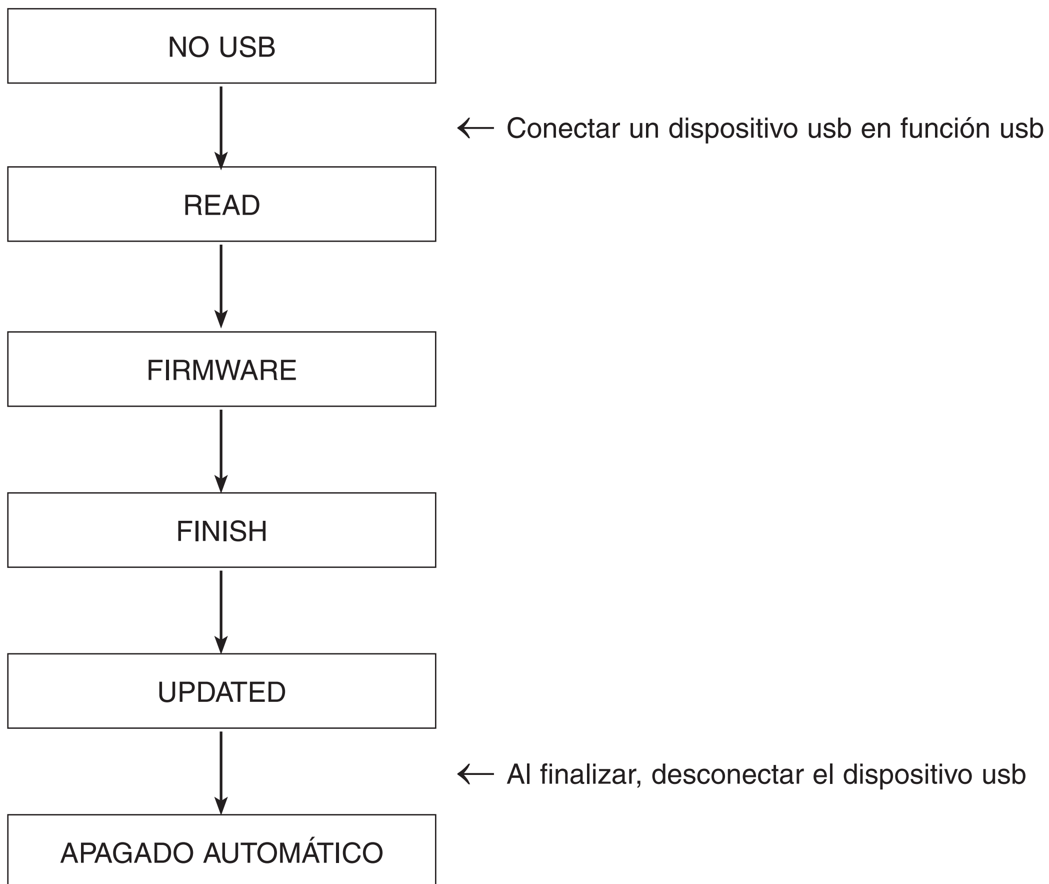
2. GUÍA DE DESCARGA USB DE PROGRAMA CD

Descargar el archivo de programa llamado HB003_DATE_00.BIN

→ Si su PC tiene activado un programa de seguridad (Firewall), debe guardar el archivo en su dispositivo de almacenamiento usb y desactivar el software de seguridad al descargar el archivo a su aparato.

Precaución: Al descargar el archivo, nunca deberá desconectar el dispositivo usb, cambiar a otra función, ni apagar el aparato. Es dispositivo usb debe desconectarse al finalizar el proceso de descarga**.**

EN LA PANTALLA DE VISUALIZACIÓN VFD



ESPECIFICACIONES

Generalidades

Suministro eléctrico	Consultar la etiqueta principal.
Consumo de energía	Consultar la etiqueta principal.
Peso neto	7.7 kg
Dimensiones externas (An x Al x Pr)	280 x 375 x 410 mm
Temperatura operativa	entre 5ºC to 35ºC
Humedad operativa	entre 5% to 85 %

Sintonizador

Banda de sintonización FM	87.5 – 108.0 MHz ó 87.50 – 108.00 MHz
Banda de sintonización AM	522 – 1,620 kHz ó 520 - 1,720 kHz o 520 - 1,710 kHz

Amplificador

Potrncia de salida	Frontal: 280 W + 280 W, Envolvente: 140W + 140 W, Subwoofer: 180 W + 180 W
DAT (Distorsión Armónica Total)	10 %
Respuesta de frecuencia	42 - 20,000Hz
Relación señal-ruido	75 dB

Reproductor de CD

Respuesta de frecuencia	40 - 20,000 Hz
Relación señal-ruido	75 dB
Gama dinámica	80 dB

Reproductor de casetes

Tiempo de FF/REW (avance completo/rebobinado)	120 sec (C-60)
Respuesta de frecuencia	250 - 8,000 Hz
Relación señal-ruido	43 dB
Separación de canales	45 dB (P/B)/45 dB (R/P)
Proporción de borrado	50 dB (MTT-5511)

Altavoces

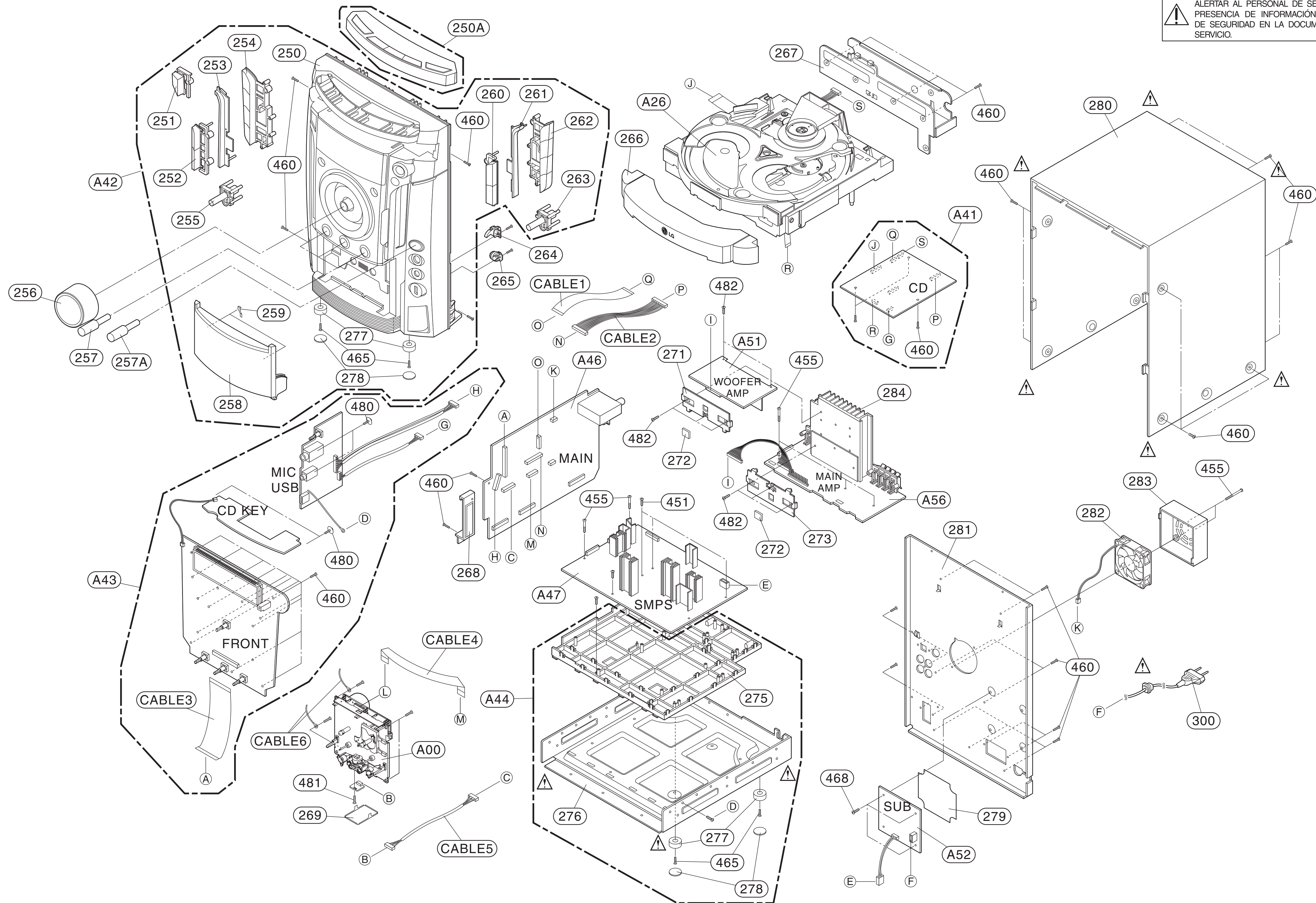
	MCS904S	MCS904F	MCS904AW/W
Tipo	2 altavoces de 2 vías Bass Réflex	2 altavoces de 2 vías Bass Réflex	1 altavoz de 1 vía Bass Réflex
Impedancia	16 Ω	8 Ω	12 Ω
Respuesta de frecuencia	70 - 20,000 Hz	55 - 20,000 Hz	50 - 1,500 Hz
Clasificación del nivel de presión de sonido	83 dB/W (1m)	86 dB/W (1m)	85 dB/W (1m)
Potencia de entrada	140 W	280 W	180 W
Máx. potencia de entrada	280 W	560 W	360 W
Dimensiones netas	194 x 374 x 251 mm	270 x 432 x 326 mm	315 x 432 x 356 mm
Peso neto (1 Ud.)	3.5 kg	7.7 kg	8.2 kg

El diseño y las especificaciones están sujetos a cambios sin previo aviso.

SECCIÓN 2. VISTAS AMPLIADAS

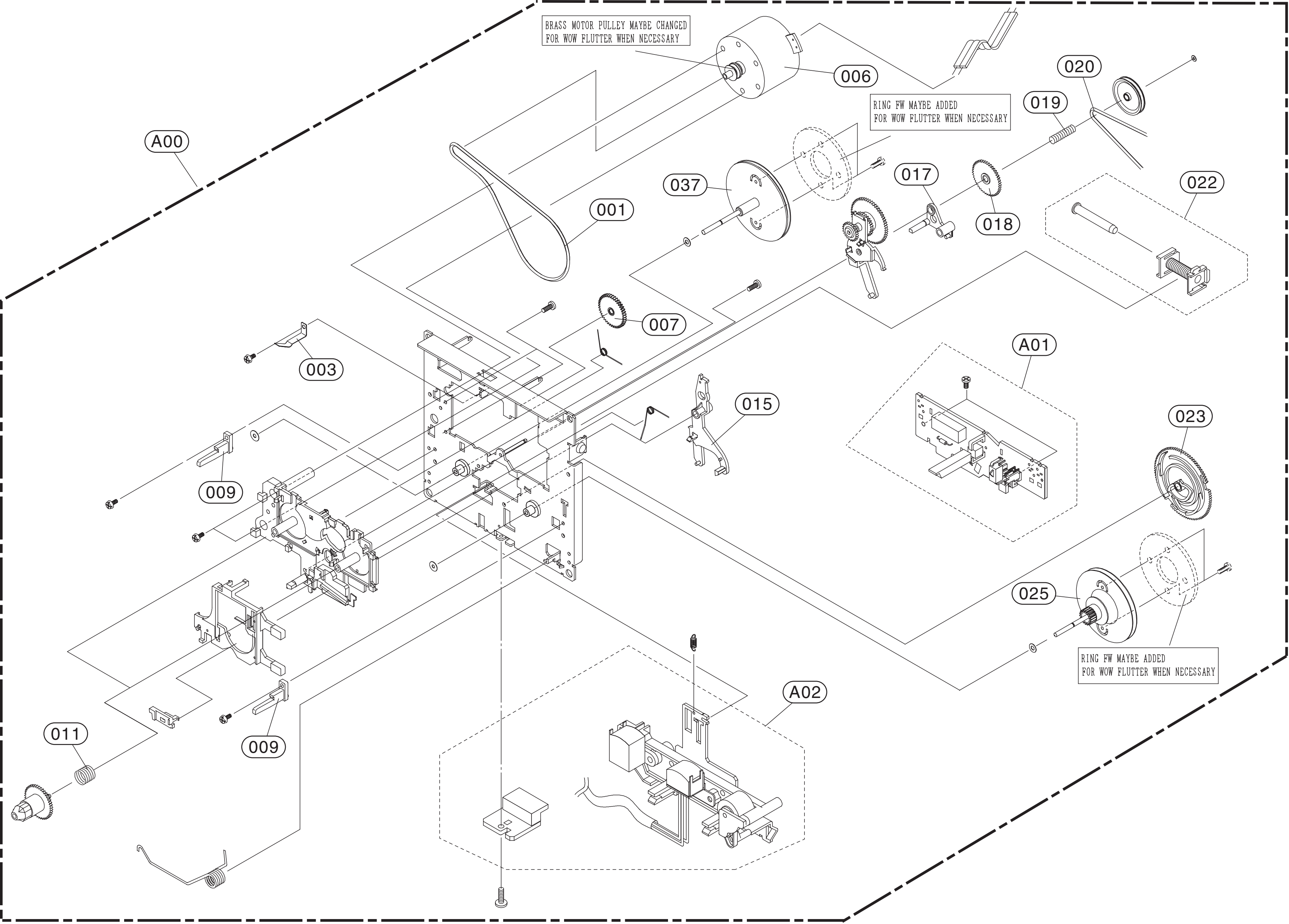
• SECCIÓN DEL GABINETE Y LA ESTRUCTURA PRINCIPAL (MCV904)

NOTAS) EL SIGNO DE EXCLAMACIÓN DENTRO DE UN TRIÁNGULO EQUILÁTERO ESTÁ PENSADO PARA ALERTAR AL PERSONAL DE SERVICIO DE LA PRESENCIA DE INFORMACIÓN IMPORTANTE DE SEGURIDAD EN LA DOCUMENTACIÓN DE SERVICIO.

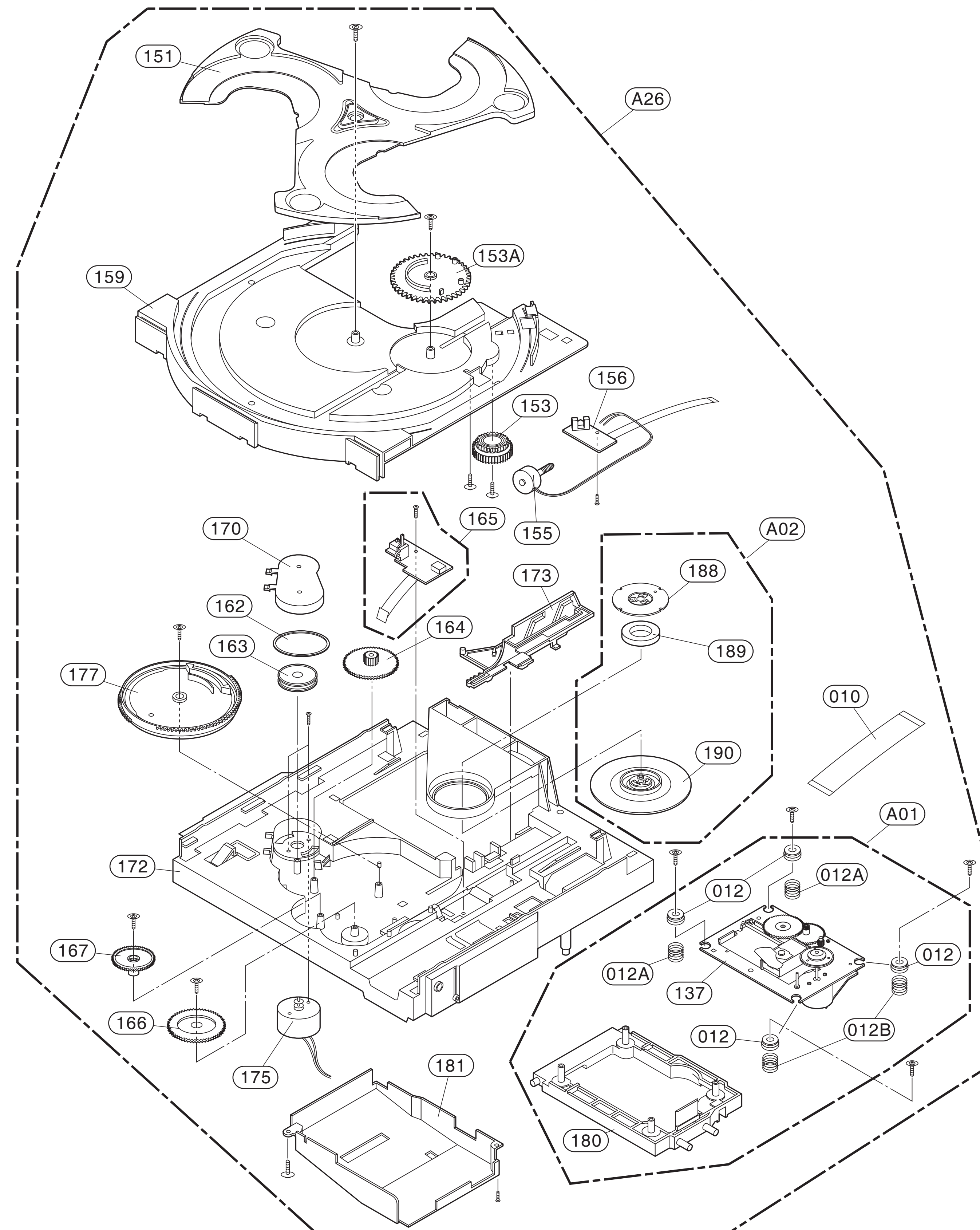


• VISTA AMPLIADA DEL MECANISMO DEL TAPE

1. TAPE DECK MECHANISM (A/R & A/S : RIGHT A/R DECK)



• VISTA AMPLIADA DEL MECANISMO DEL CD (CDM-H1713)

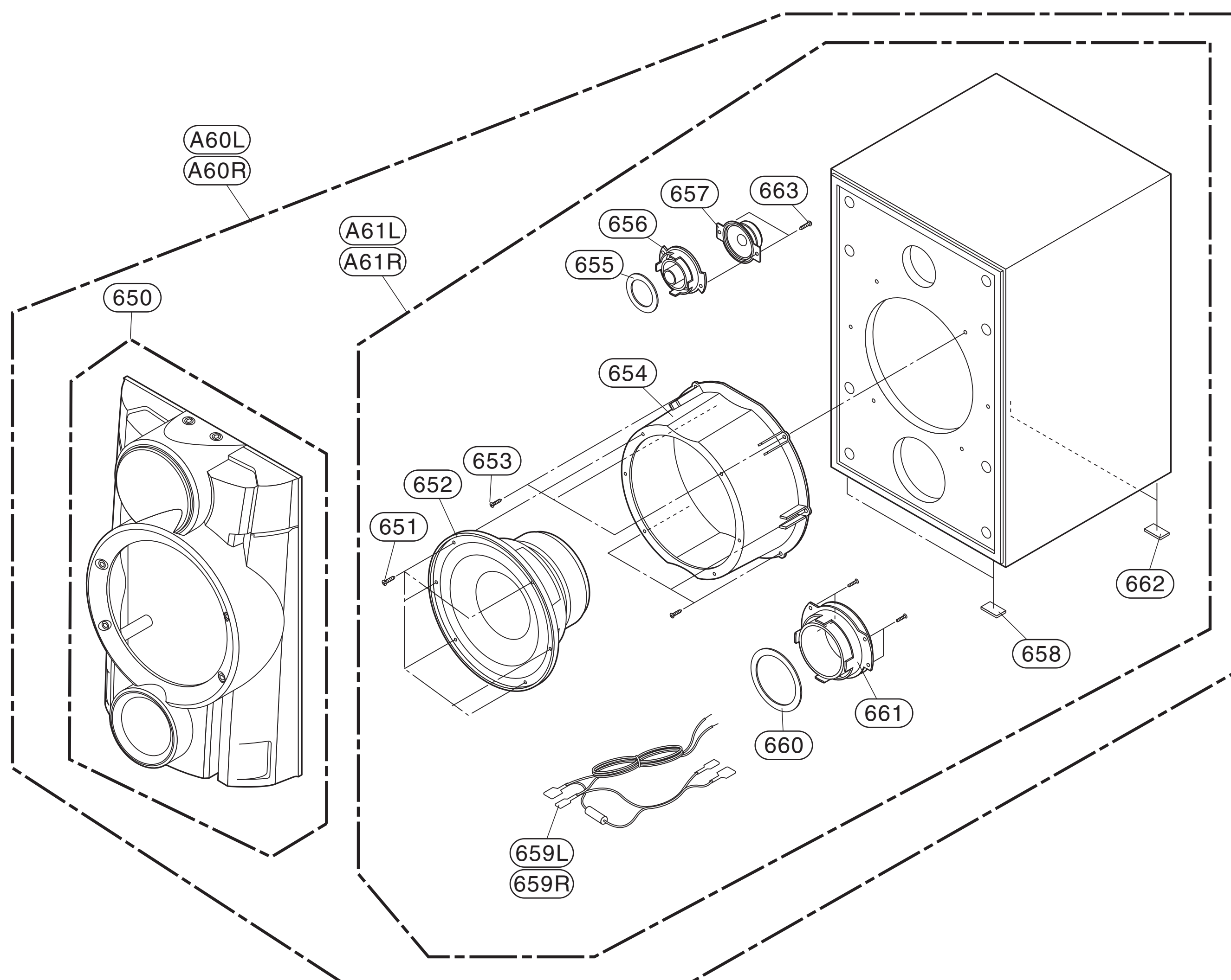


MEMORANDO

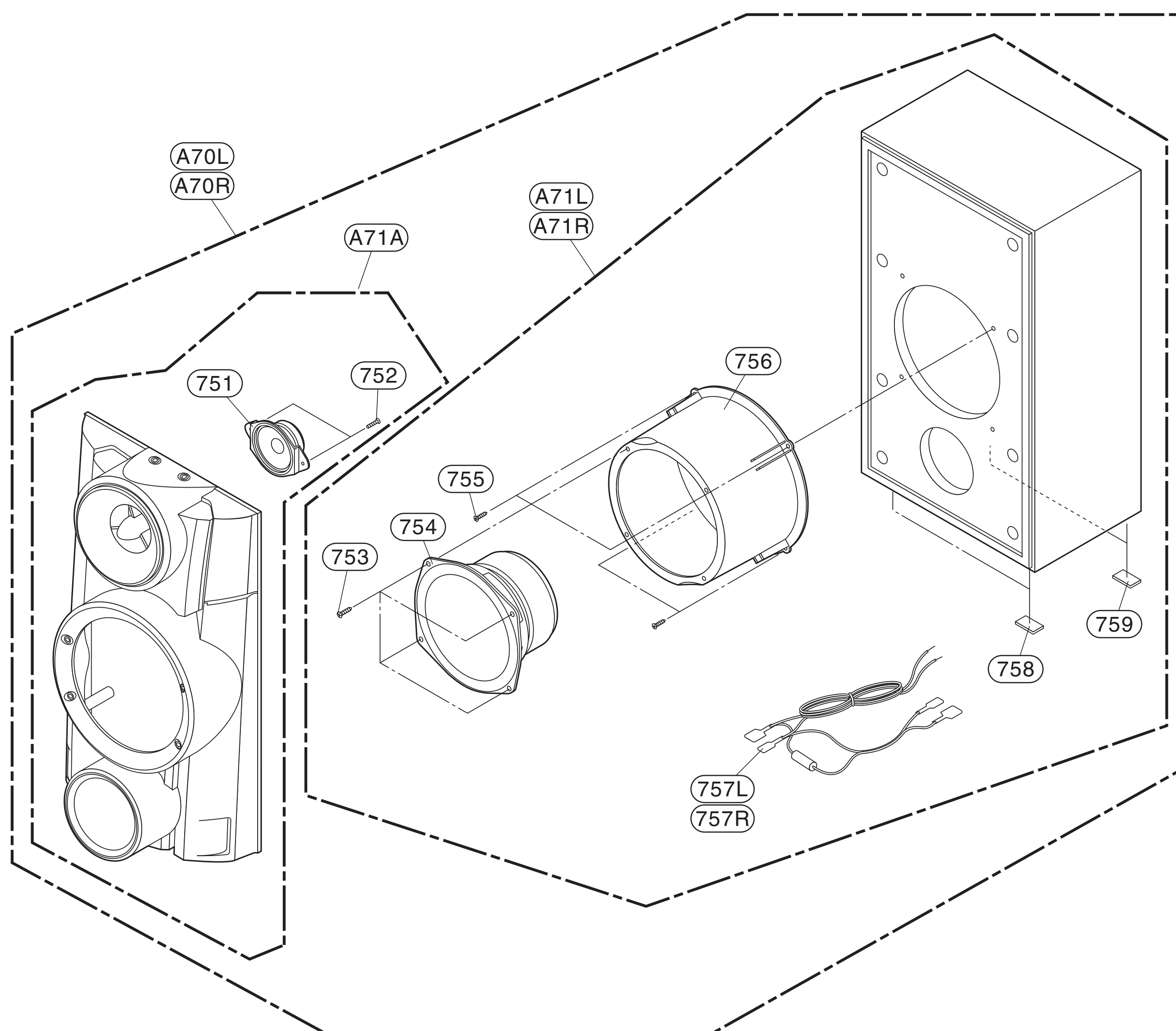
MEMORANDO

VISTA AMPLIADA DEL ALTAVOZ

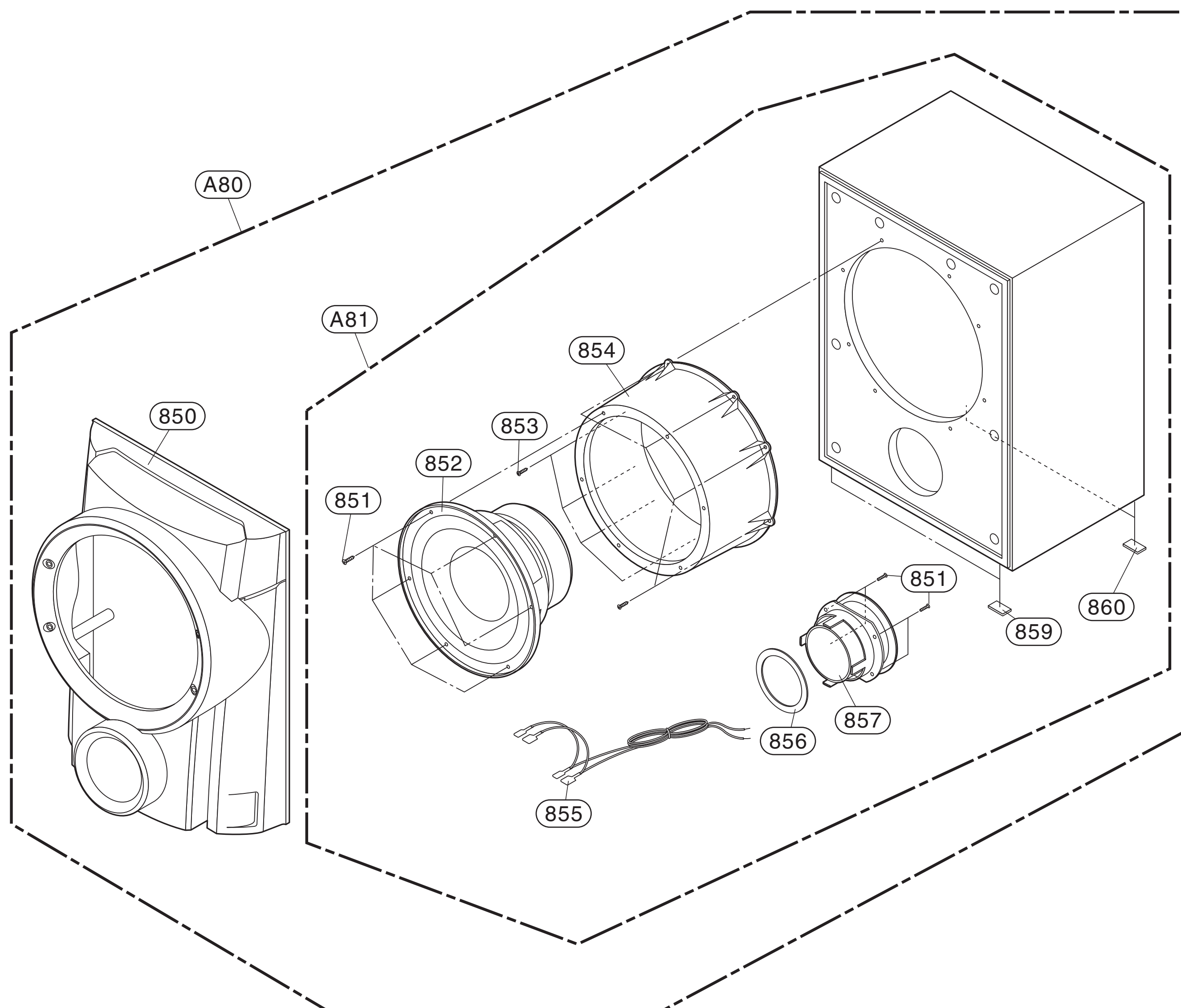
1. ALTAVOZ FRONTAL (MCS904F)



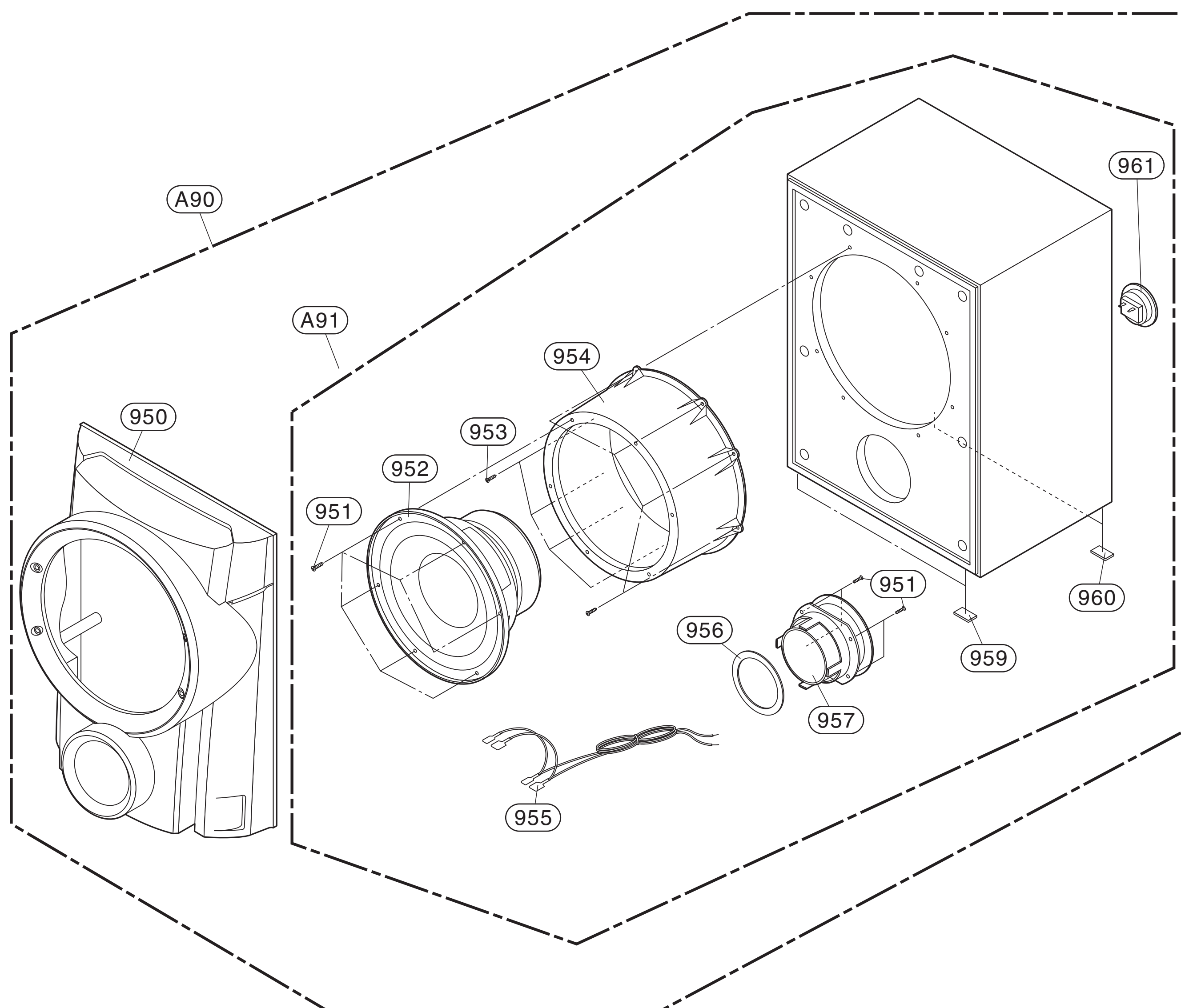
2. ALTAVOZ POSTERIOR (MCS904S)



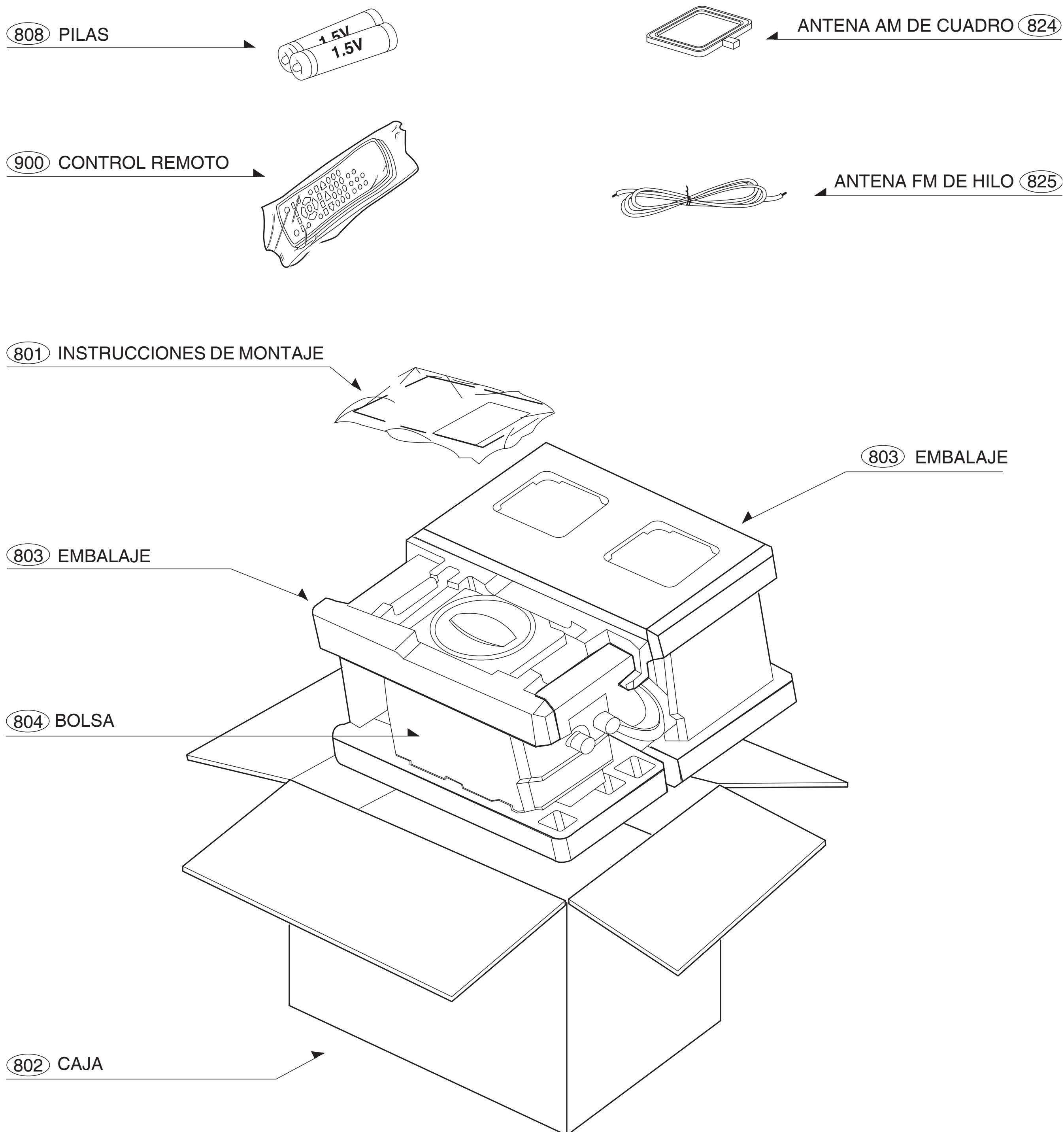
3. SUBWOOFER PASIVO (MCS904W)



4. SUBWOOFER PASIVO (MCS904AW)



• VISTA ACCESORIA DEL EMBALAJE

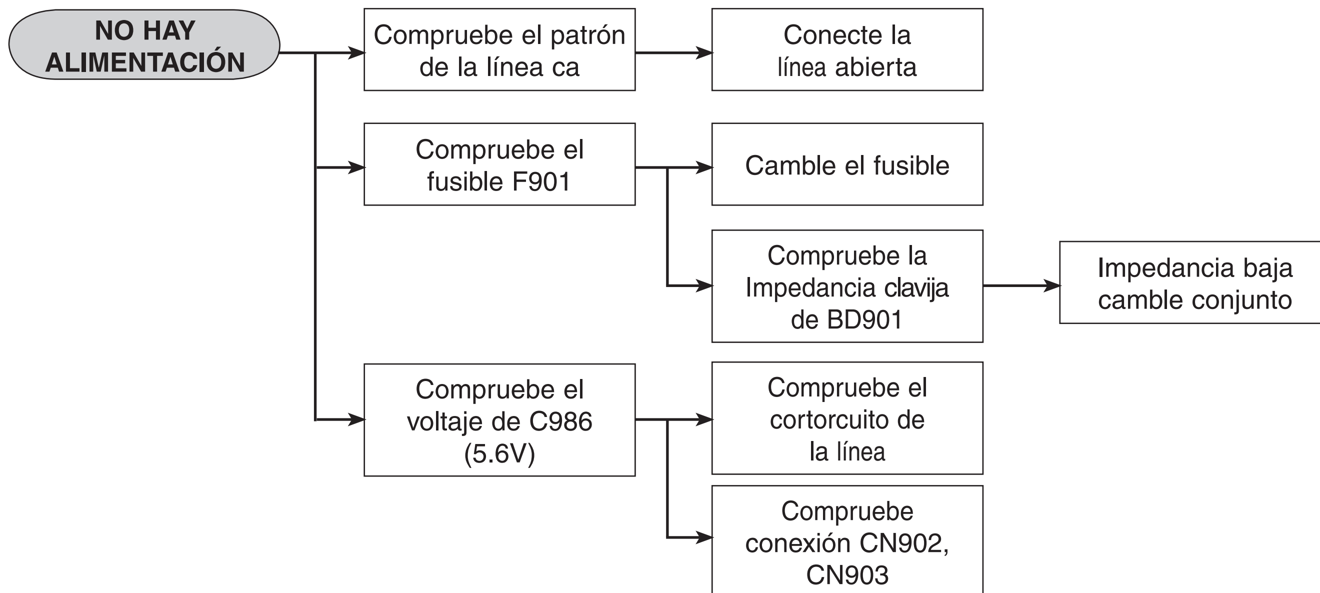


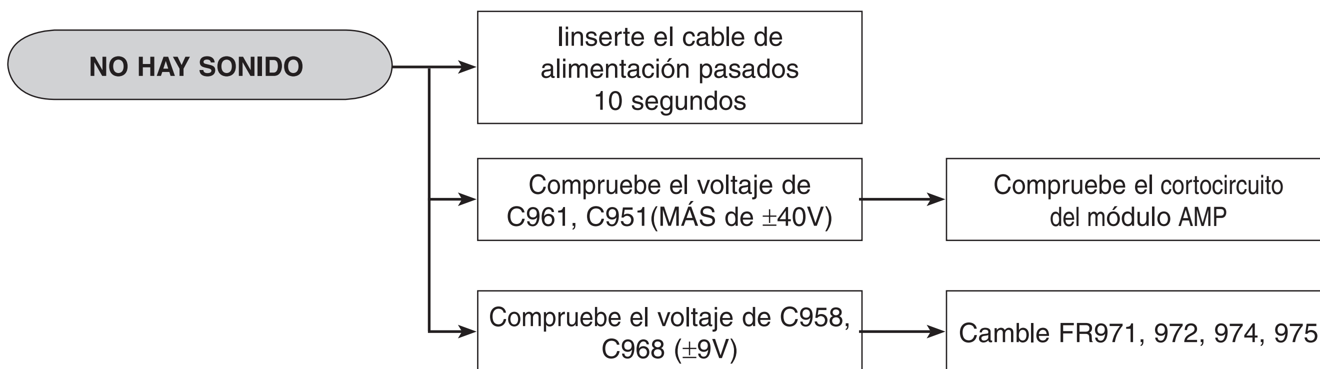
MEMORANDO

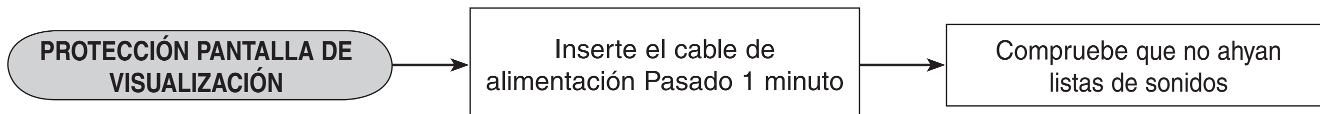
SECCIÓN 3. PARTE ELÉCTRICA

GUÍA DE SOLUCIÓN DE AVERÍAS ELÉCTRICAS DE AUDIO

1. ALIMENTACIÓN (SMPS)







2. P-SENS

SECCIÓN P-SENS

SÍ ↓

Conjunto smps CN902→comprobación 5.1V de clavija 7 — NO → Comprobar consulta de solución de problemas smps

SÍ ↓

Compruebe 5.1V de clavija7 de CN710 de la PCB principal — NO → Compruebe el estado de conexión de CN710

SÍ ↓

Compruebe 5.1V de clavija 6 de CN304 de la PCB principal — NO → Compruebe cortocircuitos y cortes en el patrón de la PCB principal

SÍ ↓

Compruebe 5.1V de clavija 35 de PN304 frontal

SÍ ↓

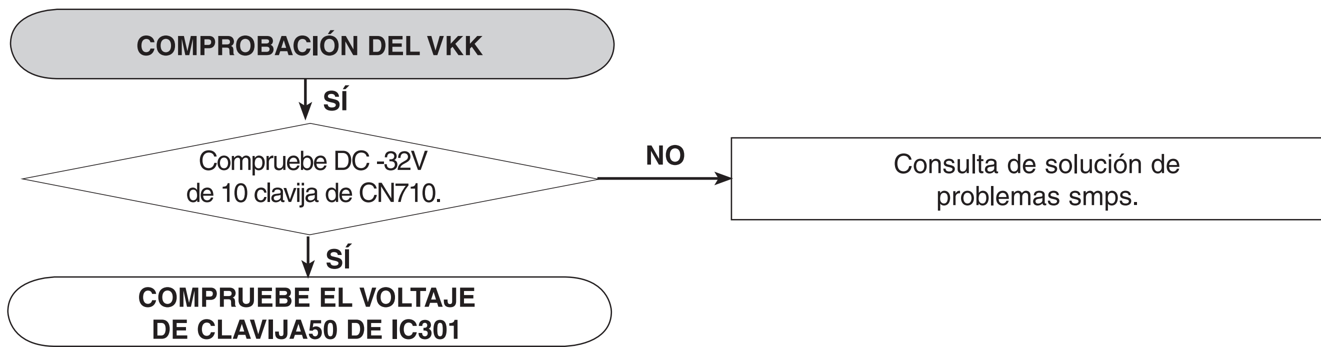
Compruebe el estado del IC304 (RESET IC) frontal — NO → Compruebe el estado de 5V del voltaje de entrada de IC304

SÍ ↓

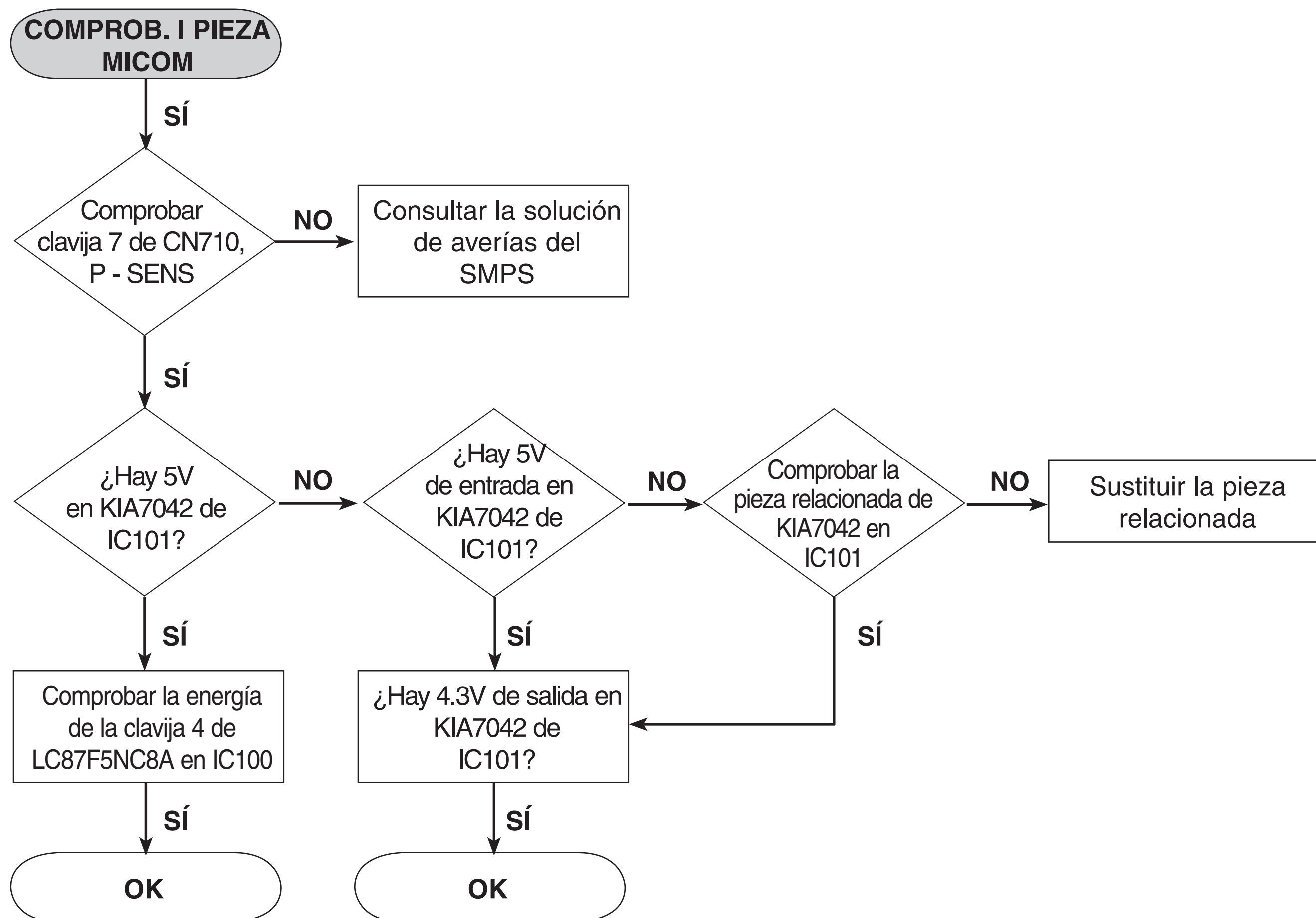
COMPRUEBE 4.4V DE CLAVIJA 1 DE IC302 μ-COM

Cambio de KIA7042 de IC304

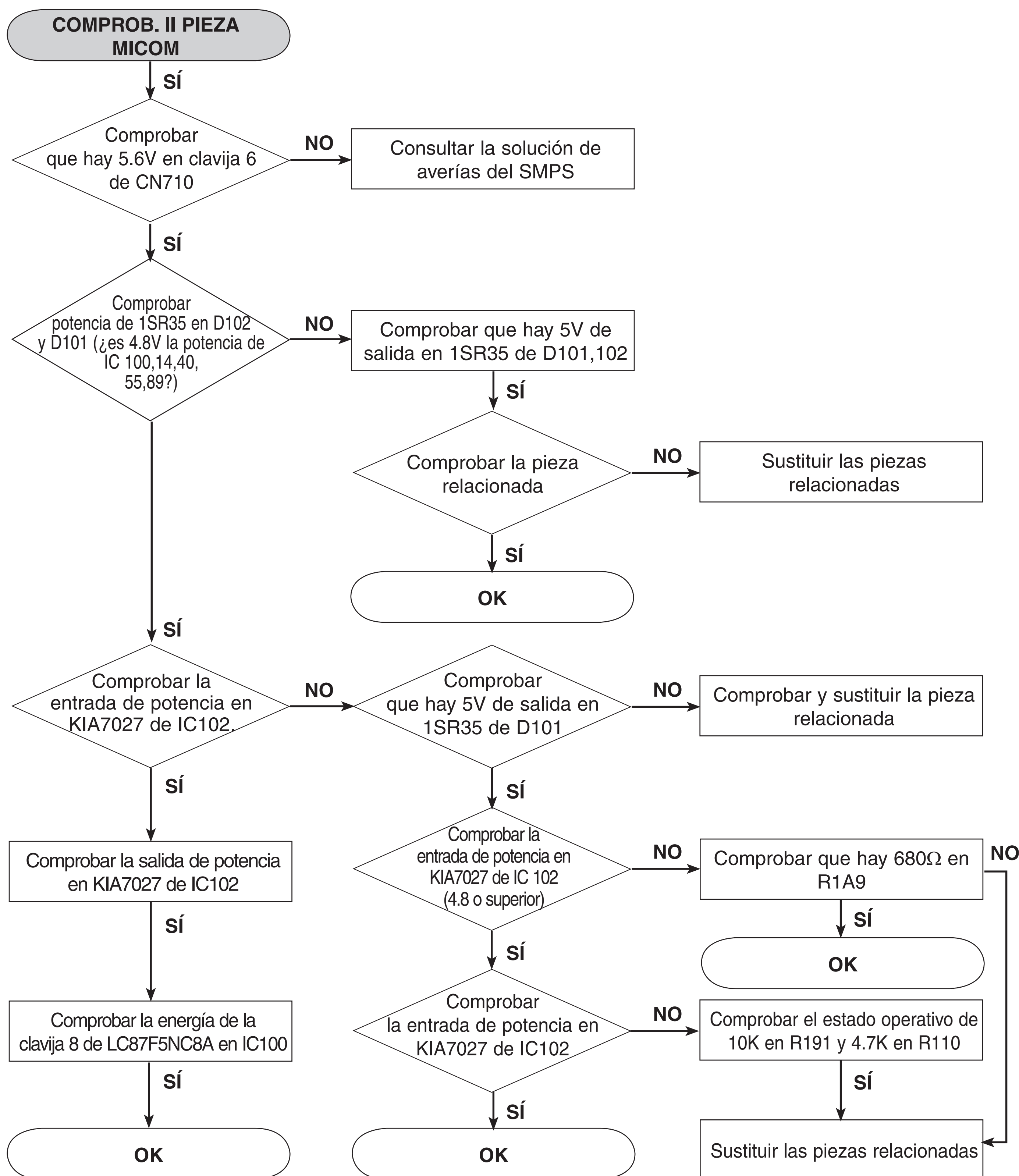
3. COMPROBACIÓN DEL VKK



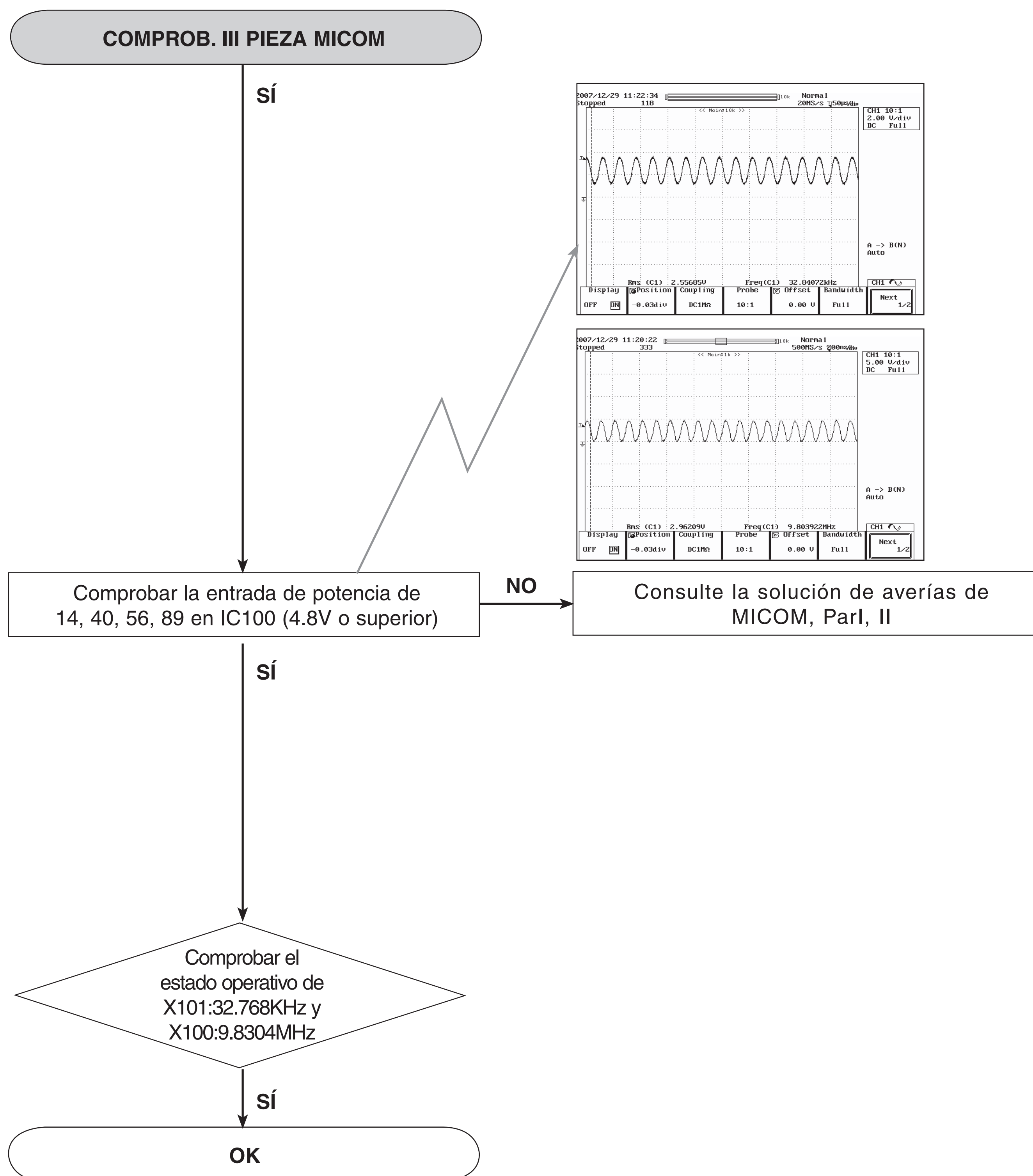
4. COMPROB. I DE PIEZA MICOM



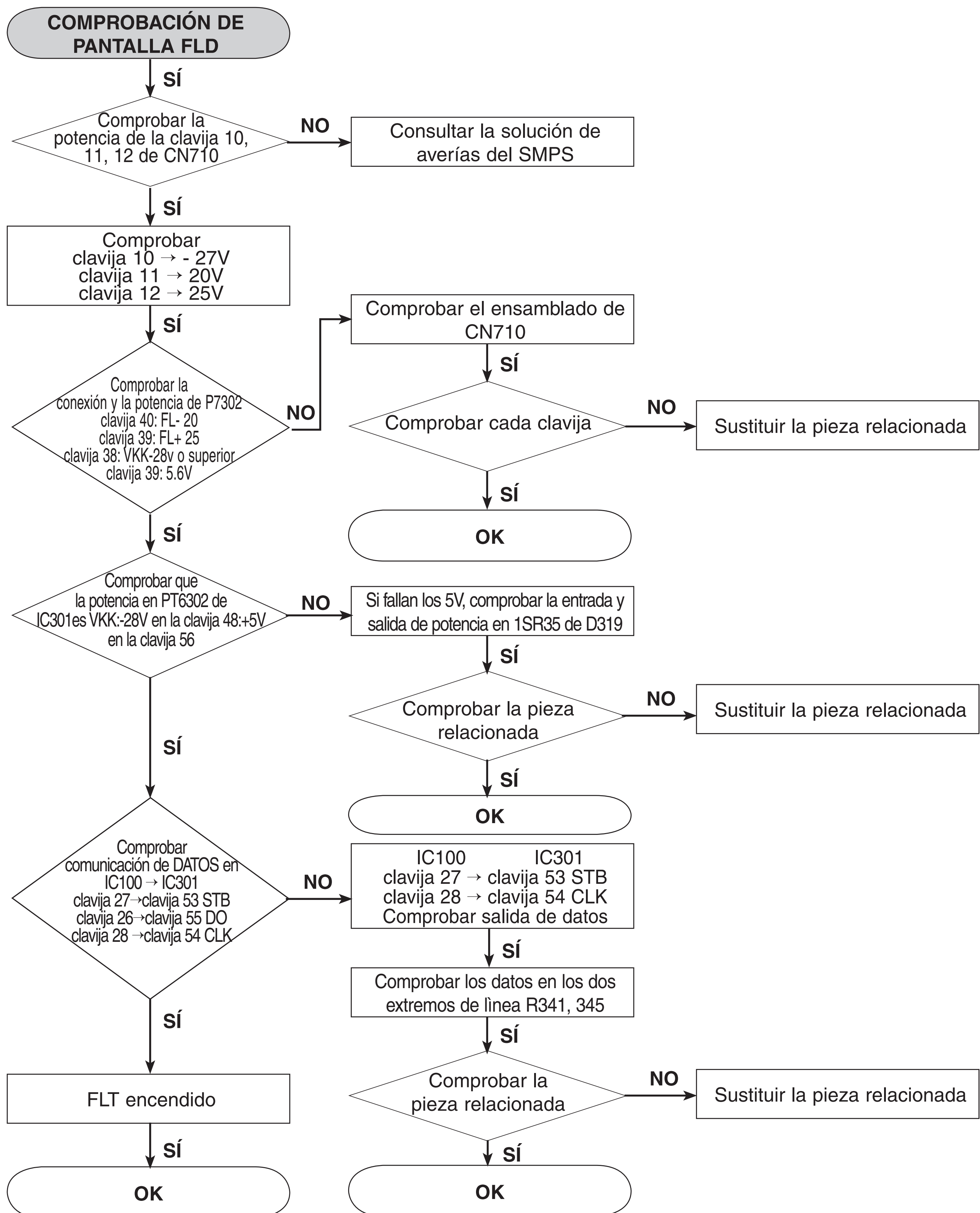
5. COMPROB. II PIEZA MICOM



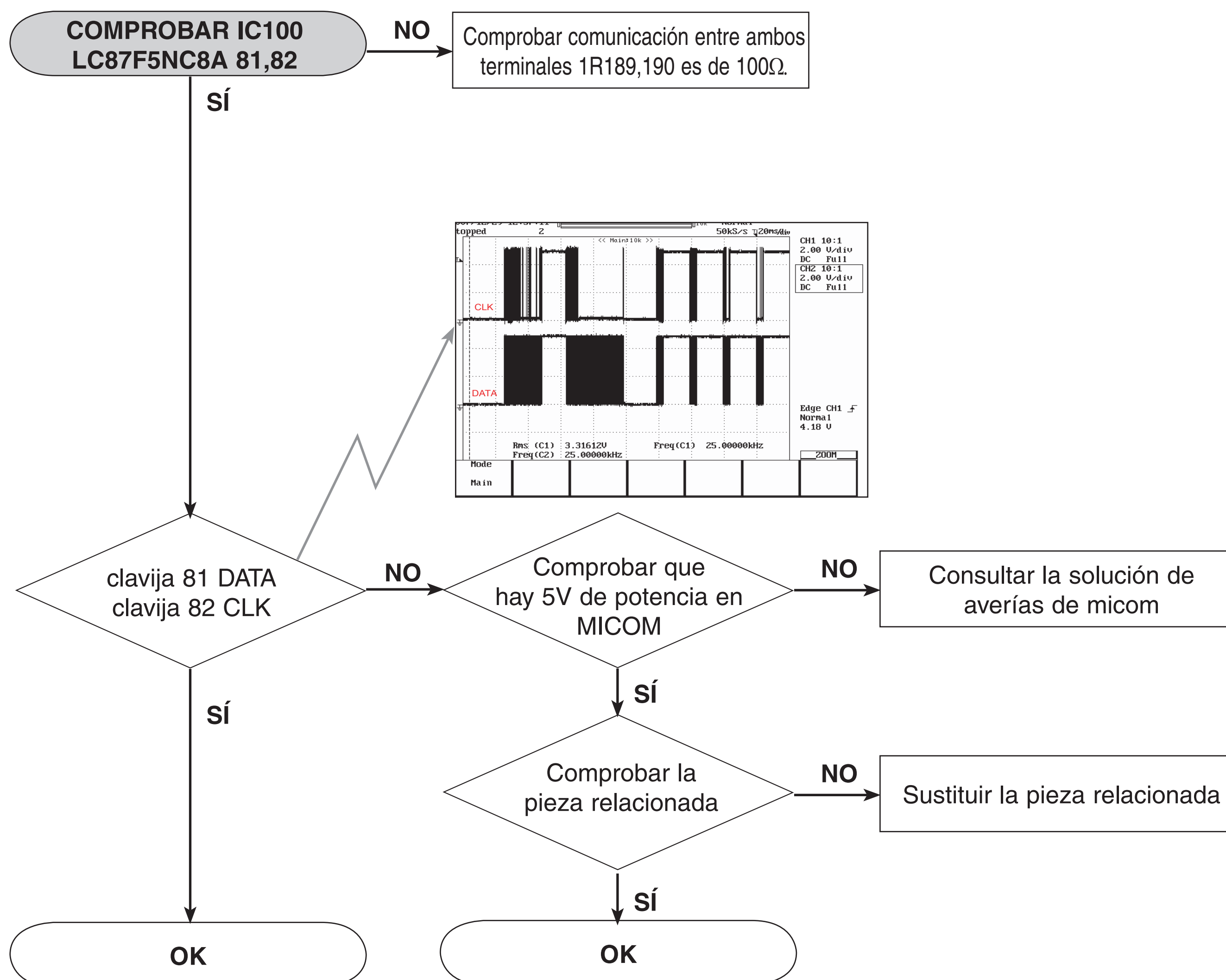
6. COMPROB. III PIEZA MICOM



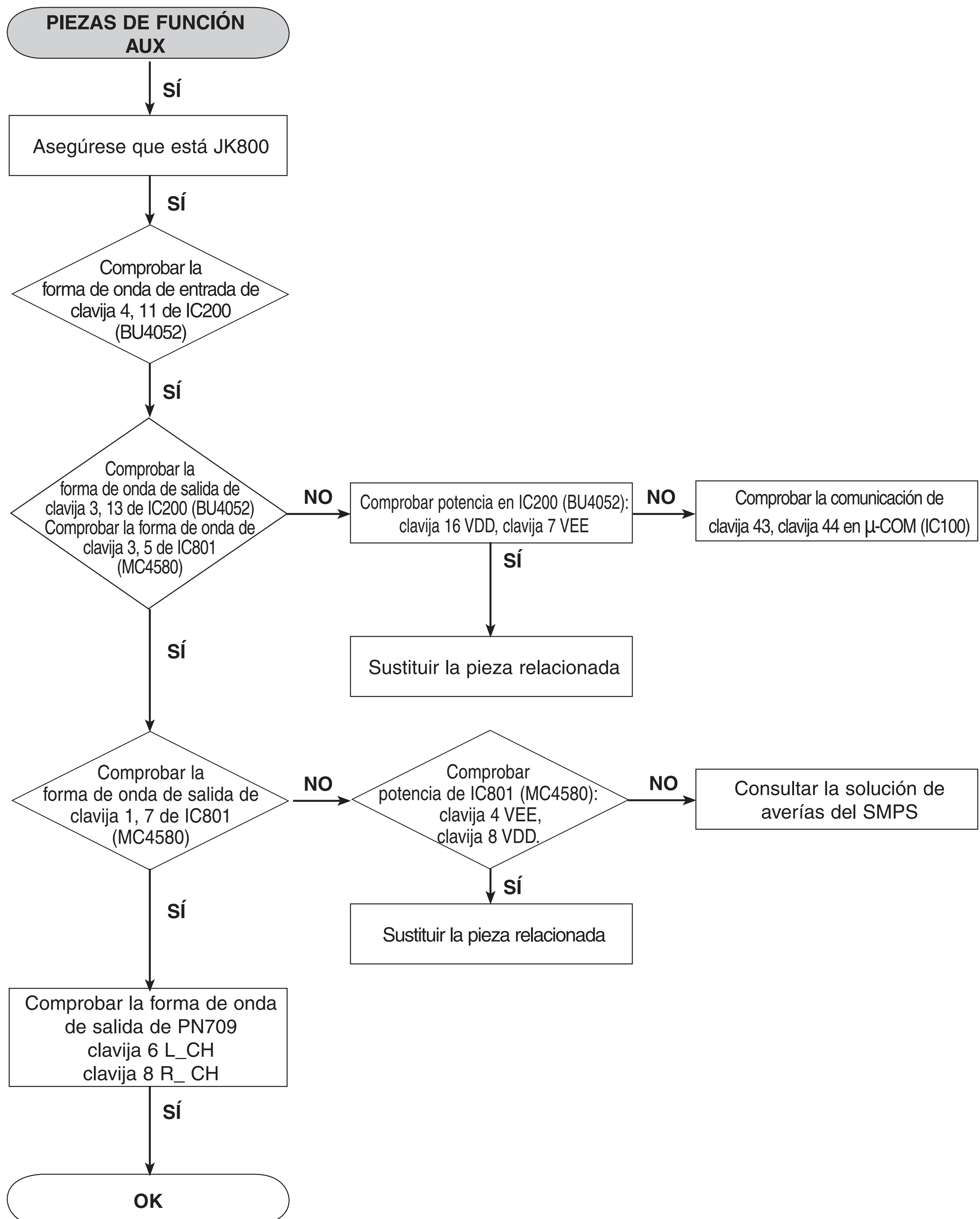
7. COMPROBACIÓN DE LA PIEZA DE PANTALLA FLD



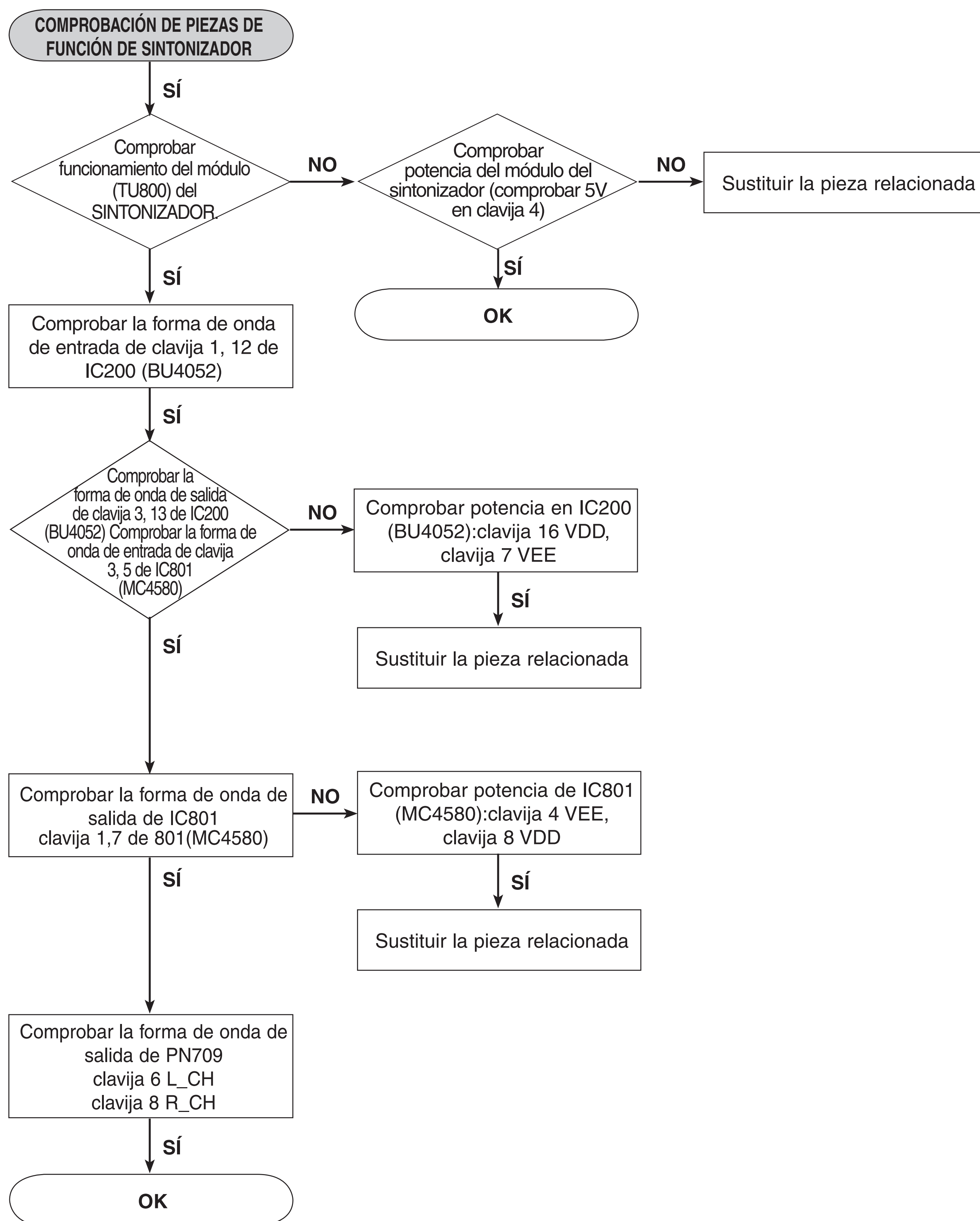
8. COMPROBACIÓN DE IC103 S-24CS16A01-J8T1GE



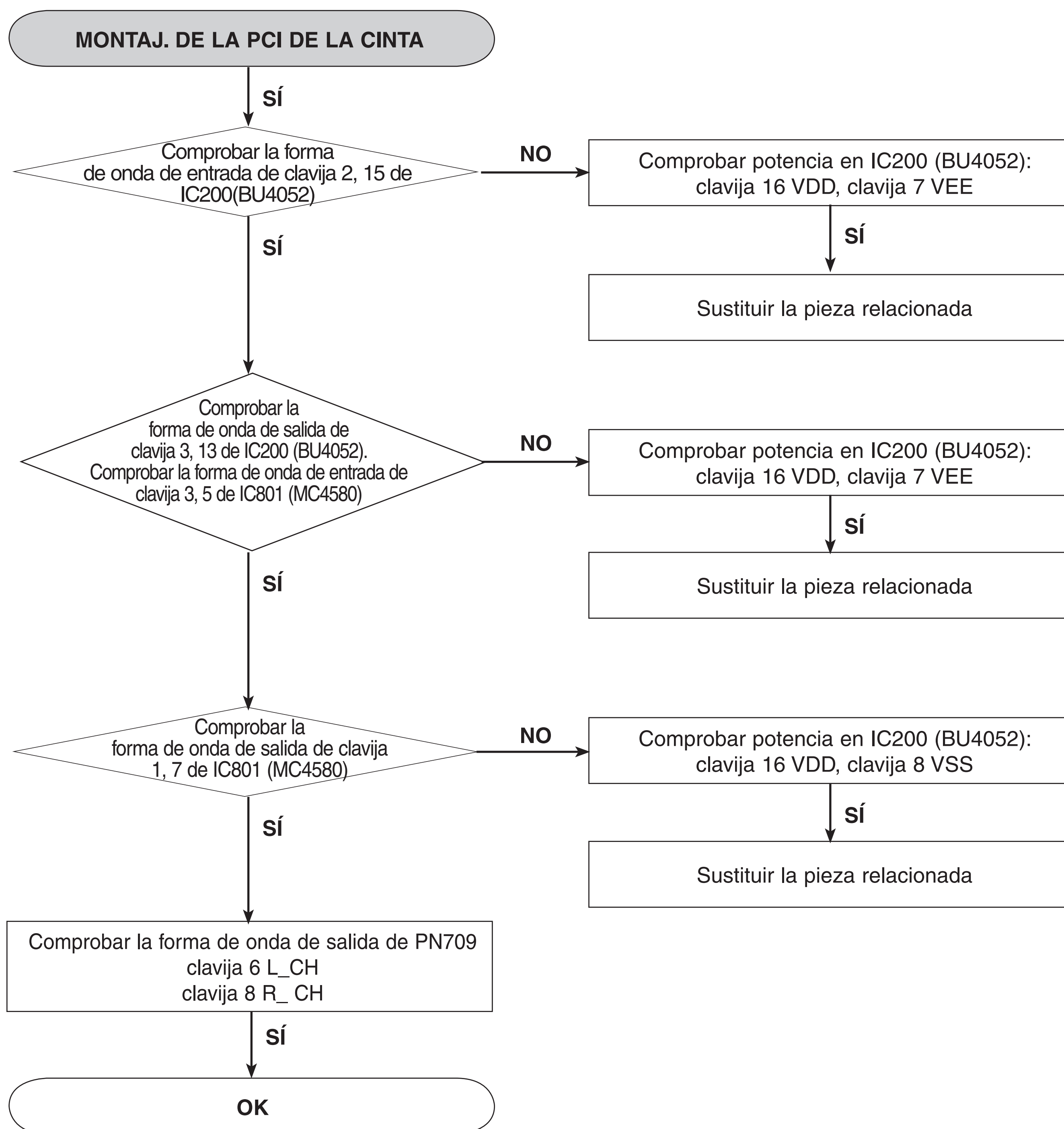
9. COMPROBACIÓN DE PIEZAS DE FUNCIÓN AUX



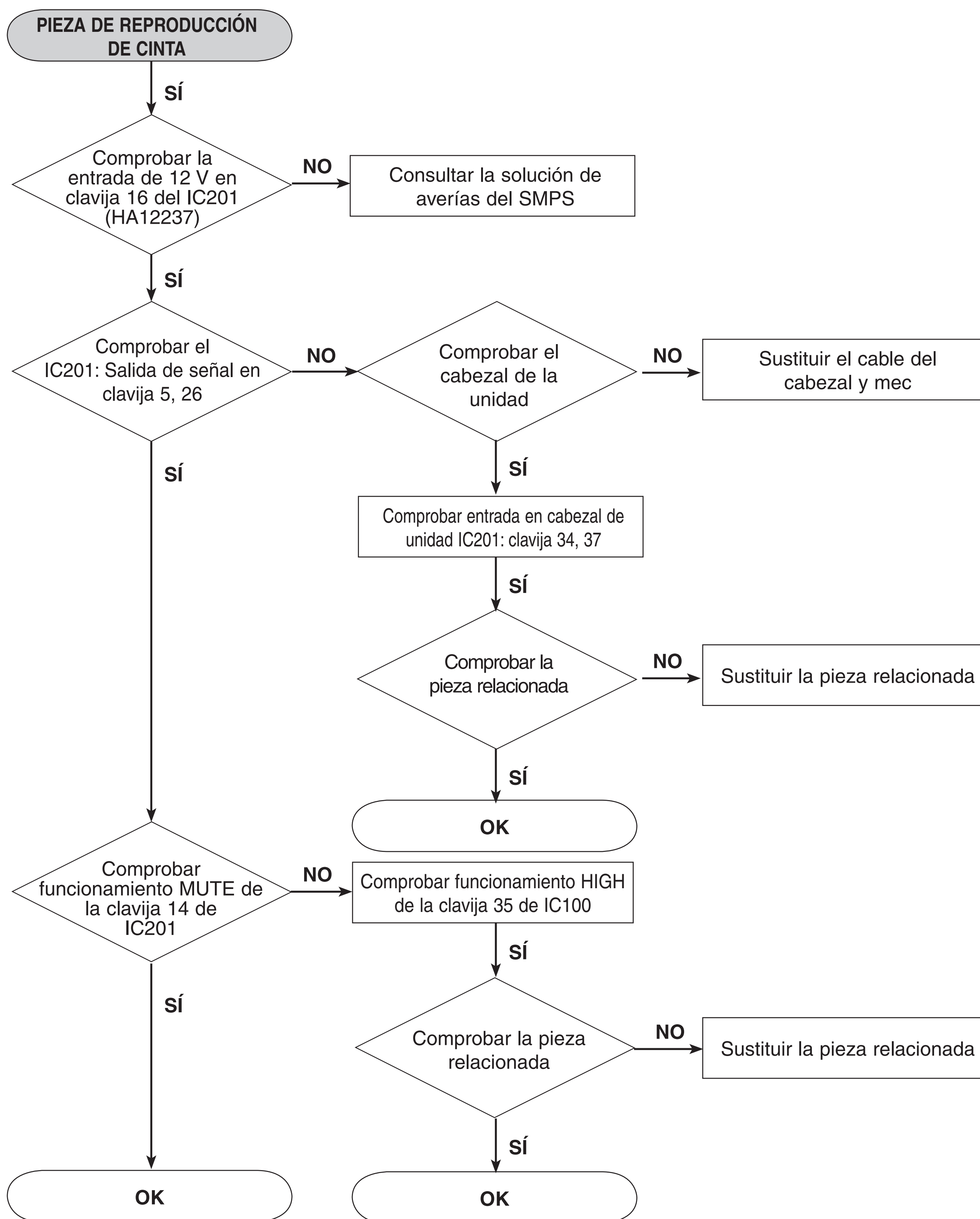
10. COMPROBACIÓN DE PIEZAS DE FUNCIÓN DEL SINTONIZADOR



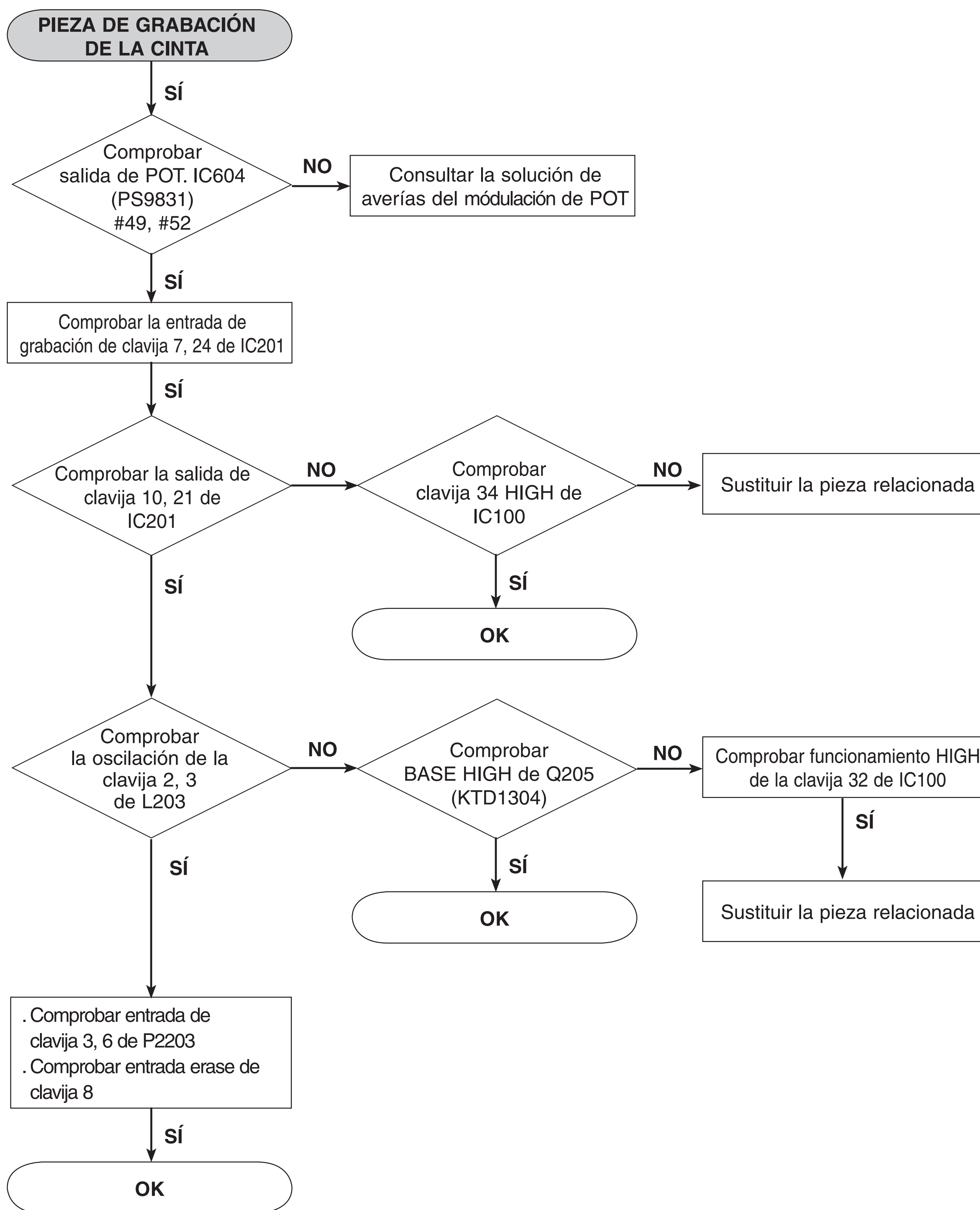
11. COMPROBACIÓN DE LA FUNCIÓN CINTA



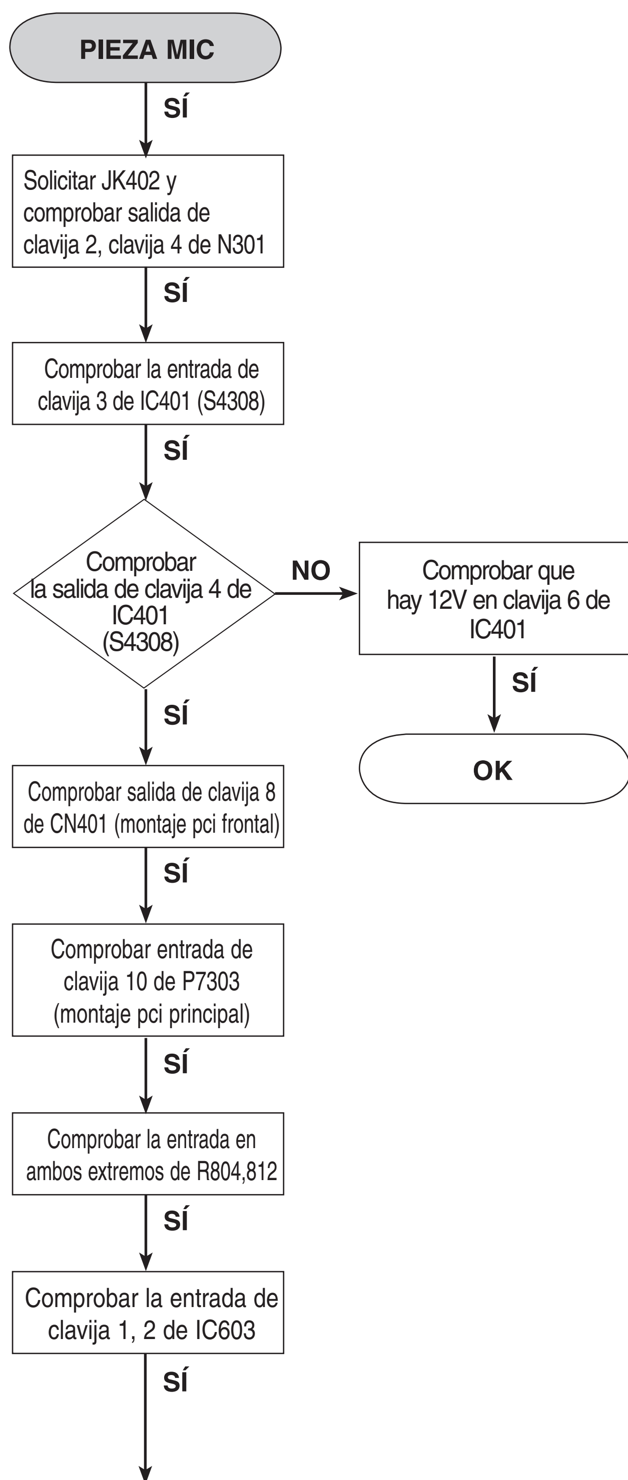
12. COMPROBACIÓN DE LA PIEZA DE REPRODUCCIÓN DE LA CINTA



13. COMPROBACIÓN DE LA PIEZA DE GRABACIÓN DE LA CINTA



14. COMPROBACIÓN DE LA PIEZA MIC



SÍ

Comprobación de la comunicación IC603→PS9831 clavija 9 SOTO→clavija 33 SDIN clavija 10 LRCK→32LRCK clavija 11 MCLK→30MCLK clavija 13 SCLK→31BCK

NO → clavija 38 de IC100→clavija 14 de IC603: comprobar funcionamiento REST

NO → Comprobar potencia de entrada de IC603 clavija 6→5V clavija 7→3.3V

SÍ → Comprobar potencia en ambos extremos de FB803

NO → Sustituir la pieza relacionada

SÍ → OK

(clavija 38 ...) SÍ → Comprobar resistencia de cada línea de comunicación

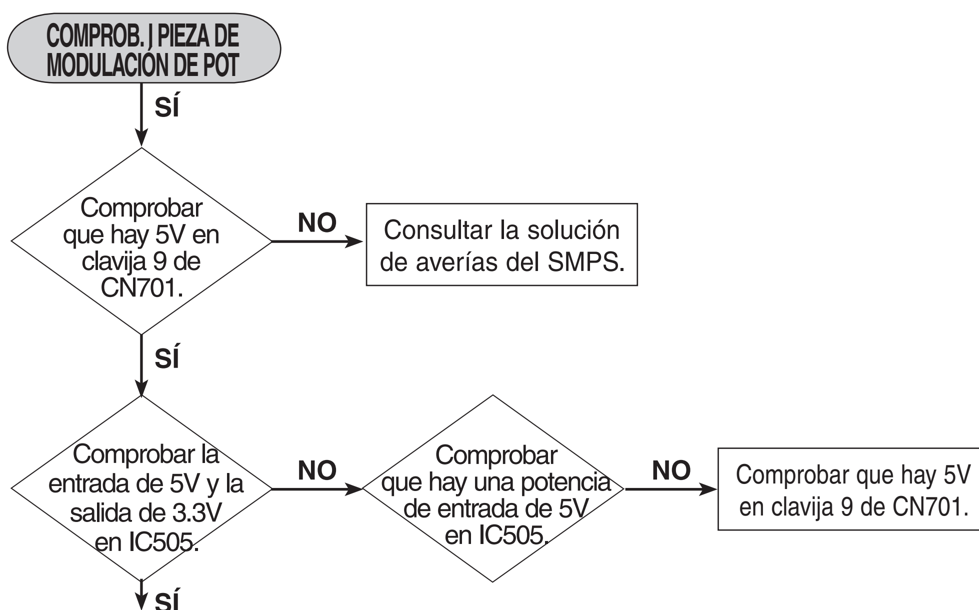
SÍ → OK

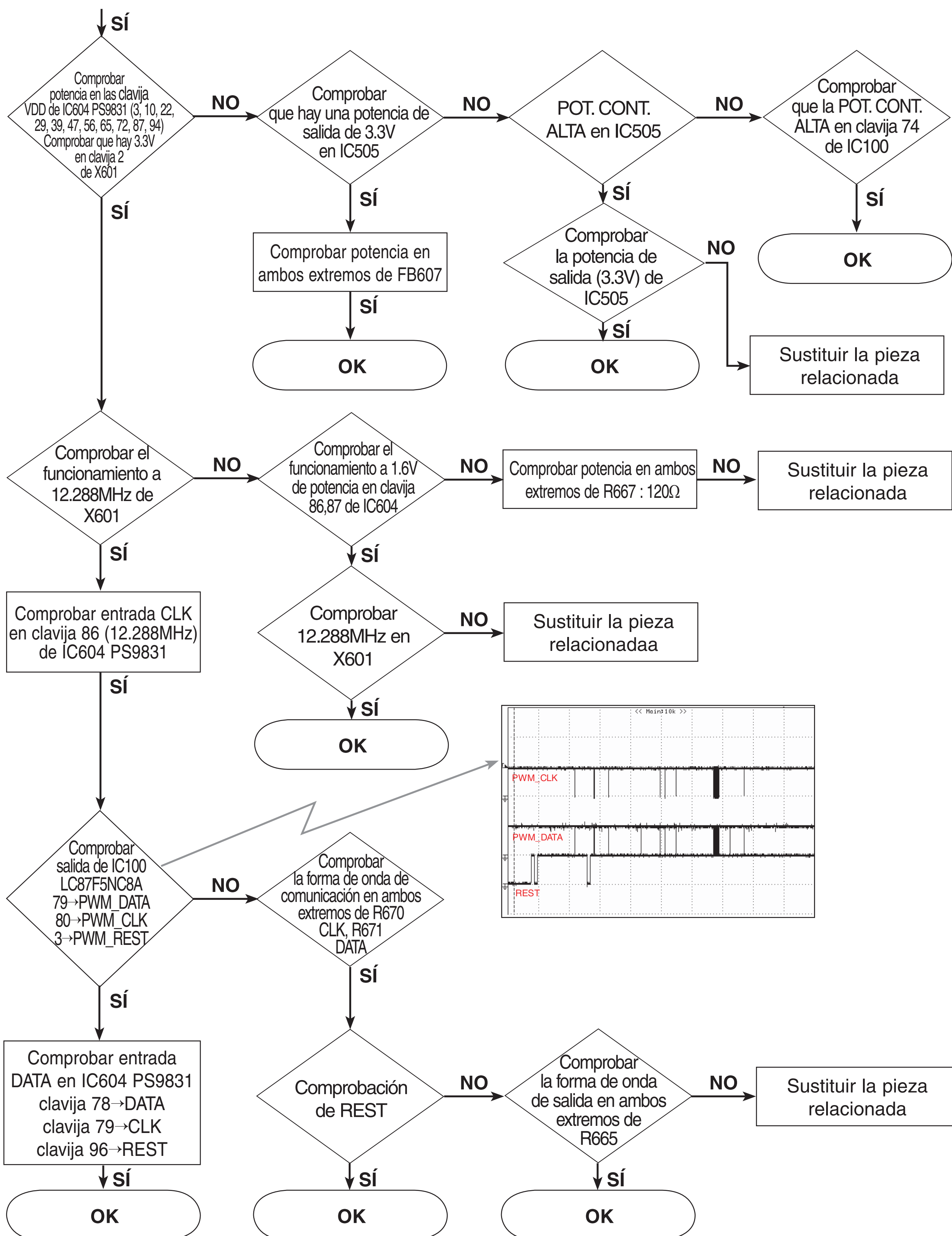
(Comprobación de la comunicación) SÍ → Comprobar la entrada de IC604(PS9831)

NO → Consultar la solución de averías del PS9831

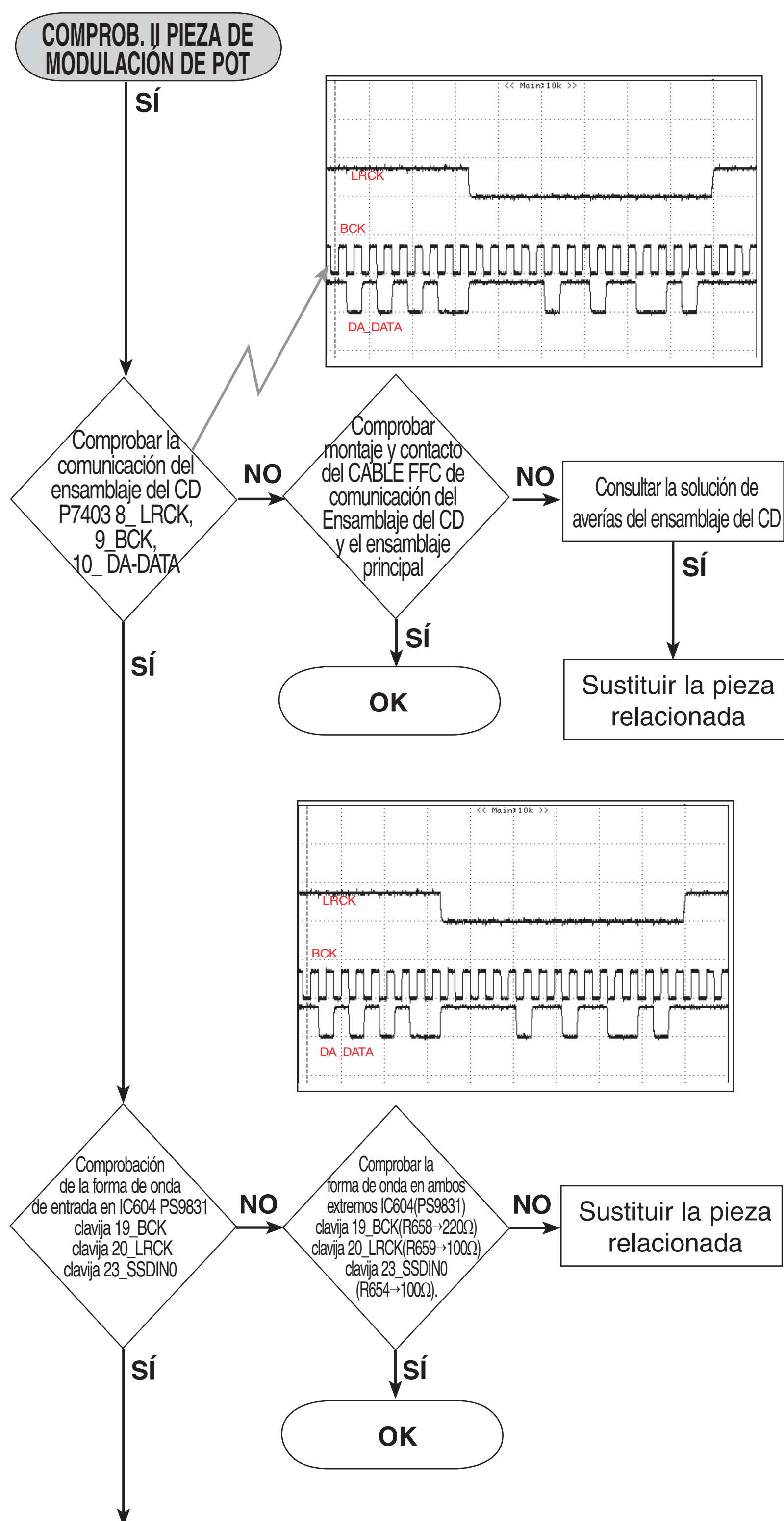
SÍ → OK

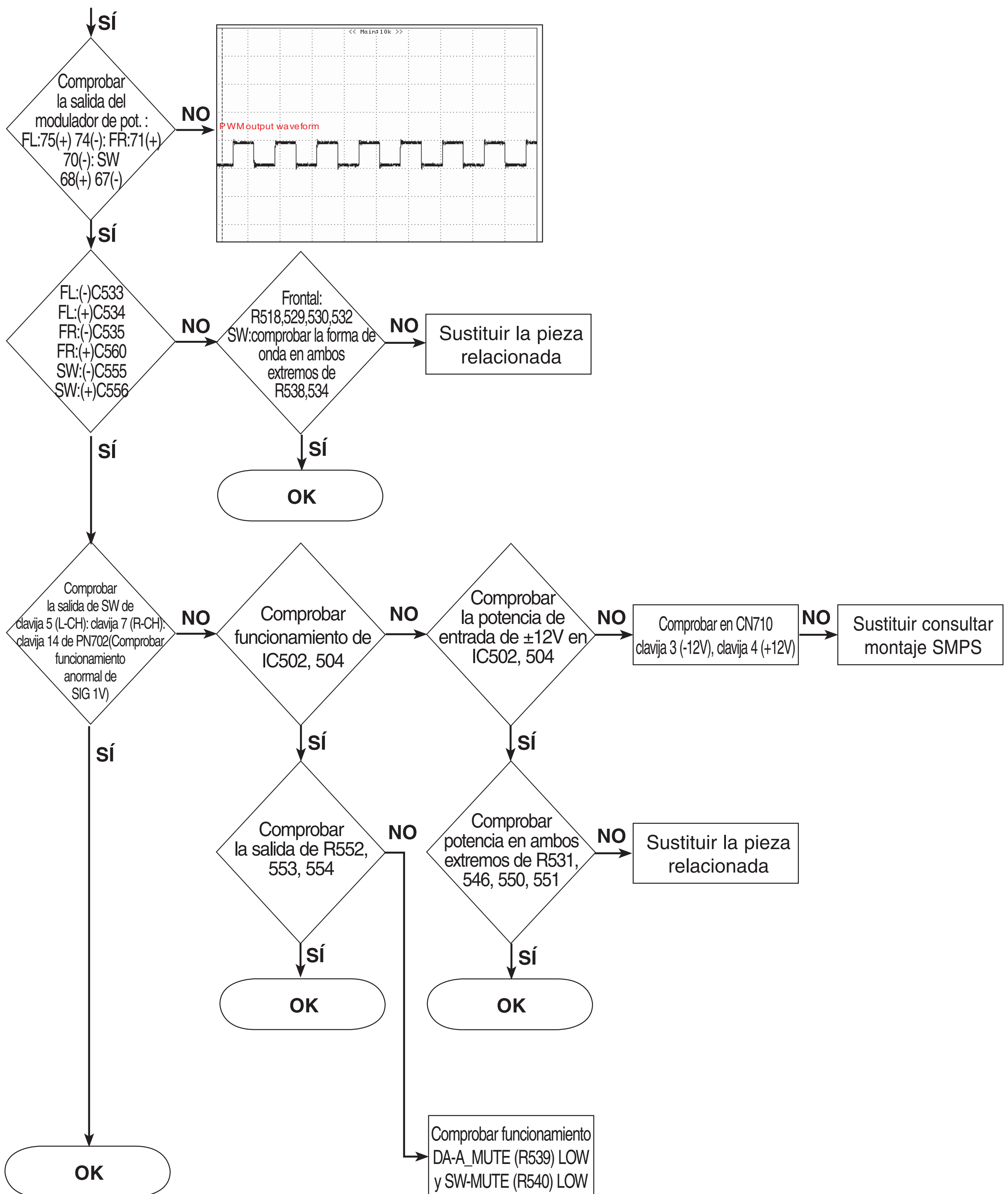
15. COMPROB. I PIEZA DE MODULACIÓN DE POT




SÍ
Comprobar potencia en las clavija VDD de IC604 PS9831 (3, 10, 22, 29, 39, 47, 56, 65, 72, 87, 94) Comprobar que hay 3.3V en clavija 2 de X601
NO
Comprobar que hay una potencia de salida de 3.3V en IC505
NO
POT. CONT. ALTA en IC505
NO
Comprobar que la POT. CONT. ALTA en clavija 74 de IC100
SÍ
OK
SÍ
Comprobar la potencia de salida (3.3V) de IC505
NO
Sustituir la pieza relacionada
SÍ
OK
SÍ
Comprobar potencia en ambos extremos de FB607
SÍ
OK
SÍ
Comprobar el funcionamiento a 12.288MHz de X601
NO
Comprobar el funcionamiento a 1.6V de potencia en clavija 86,87 de IC604
NO
Comprobar potencia en ambos extremos de R667 : 120Ω
NO
Sustituir la pieza relacionada
SÍ
Comprobar 12.288MHz en X601
NO
Sustituir la pieza relacionadaa
SÍ
OK
SÍ
Comprobar entrada CLK en clavija 86 (12.288MHz) de IC604 PS9831
SÍ
PWM_CLK
PWM_DATA
REST
Comprobar salida de IC100 LC87F5NC8A 79→PWM_DATA 80→PWM_CLK 3→PWM_REST
NO
Comprobar la forma de onda de comunicación en ambos extremos de R670 CLK, R671 DATA
SÍ
Comprobación de REST
NO
Comprobar la forma de onda de salida en ambos extremos de R665
NO
Sustituir la pieza relacionada
SÍ
Comprobar entrada DATA en IC604 PS9831 clavija 78→DATA clavija 79→CLK clavija 96→REST
SÍ
OK
SÍ
OK
SÍ
OK

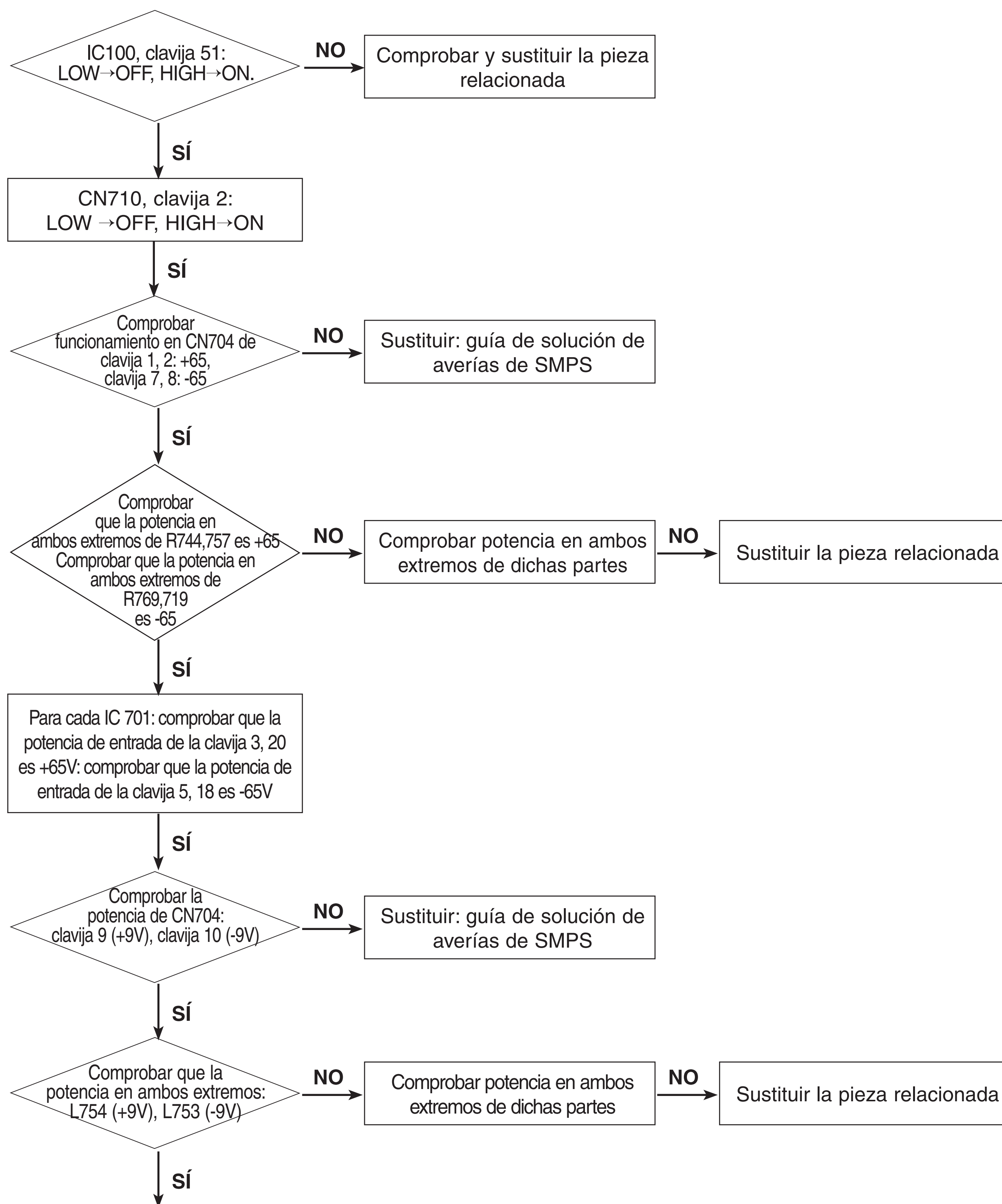
16. COMPROB. II PIEZA DE MODULACIÓN DE POT

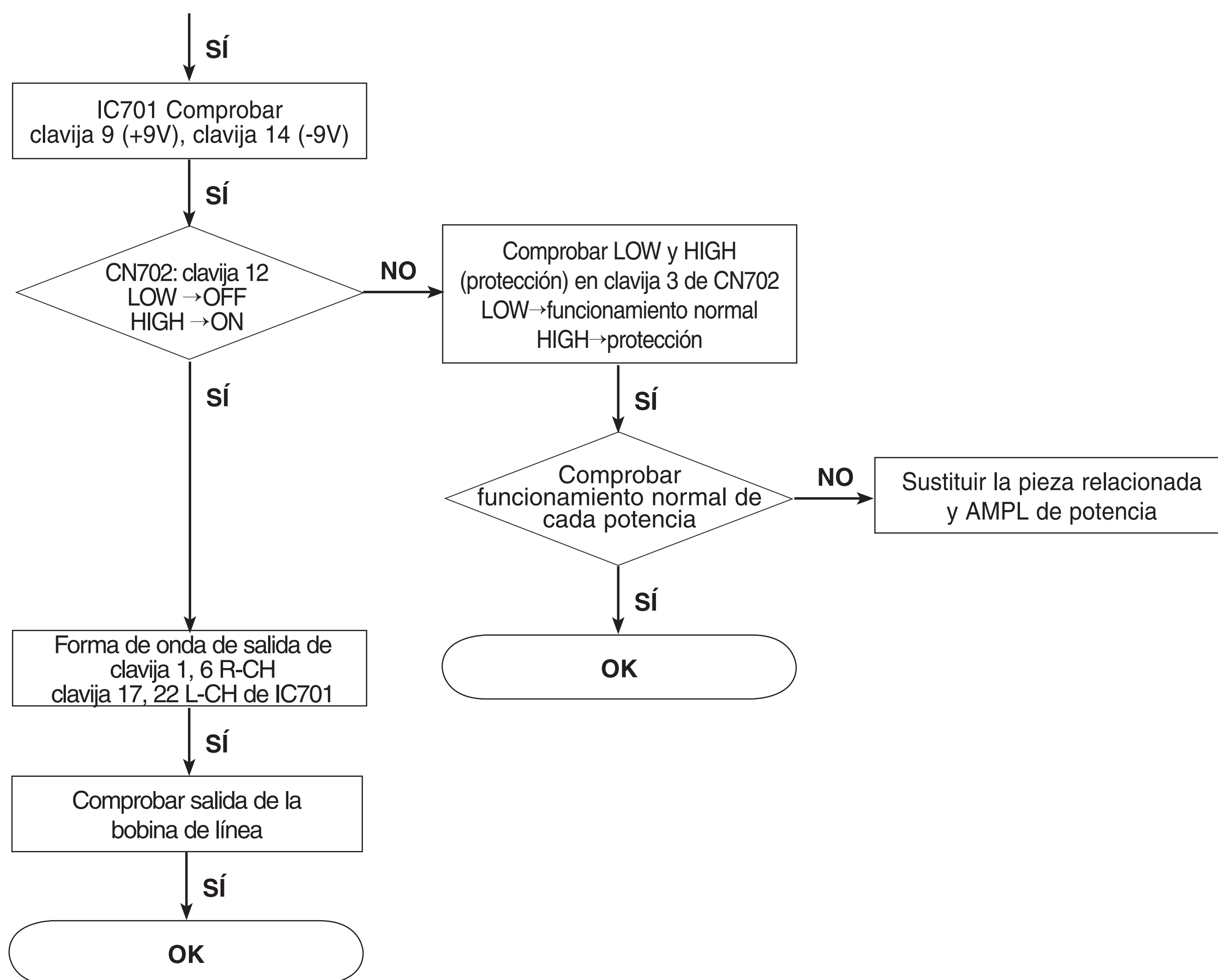




SÍ
Comprobar la salida del modulador de pot. : FL:75(+) 74(-): FR:71(+) 70(-): SW 68(+) 67(-)
NO
<< Main:10k >>
PWM output waveform
SÍ
FL:(-)C533
FL:(+)C534
FR:(-)C535
FR:(+)C560
SW:(-)C555
SW:(+)C556
NO
Frontal: R518,529,530,532 SW:comprobar la forma de onda en ambos extremos de R538,534
NO
Sustituir la pieza relacionada
SÍ
SÍ
OK
Comprobar la salida de SW de clavija 5 (L-CH): clavija 7 (R-CH): clavija 14 de PN702(Comprobar funcionamiento anormal de SIG 1V)
NO
Comprobar funcionamiento de IC502, 504
NO
Comprobar la potencia de entrada de ±12V en IC502, 504
NO
Comprobar en CN710 clavija 3 (-12V), clavija 4 (+12V)
NO
Sustituir consultar montaje SMPS
SÍ
SÍ
SÍ
Comprobar la salida de R552, 553, 554
NO
Comprobar potencia en ambos extremos de R531, 546, 550, 551
NO
Sustituir la pieza relacionada
SÍ
SÍ
OK
OK
OK
Comprobar funcionamiento DA-A_MUTE (R539) LOW y SW-MUTE (R540) LOW

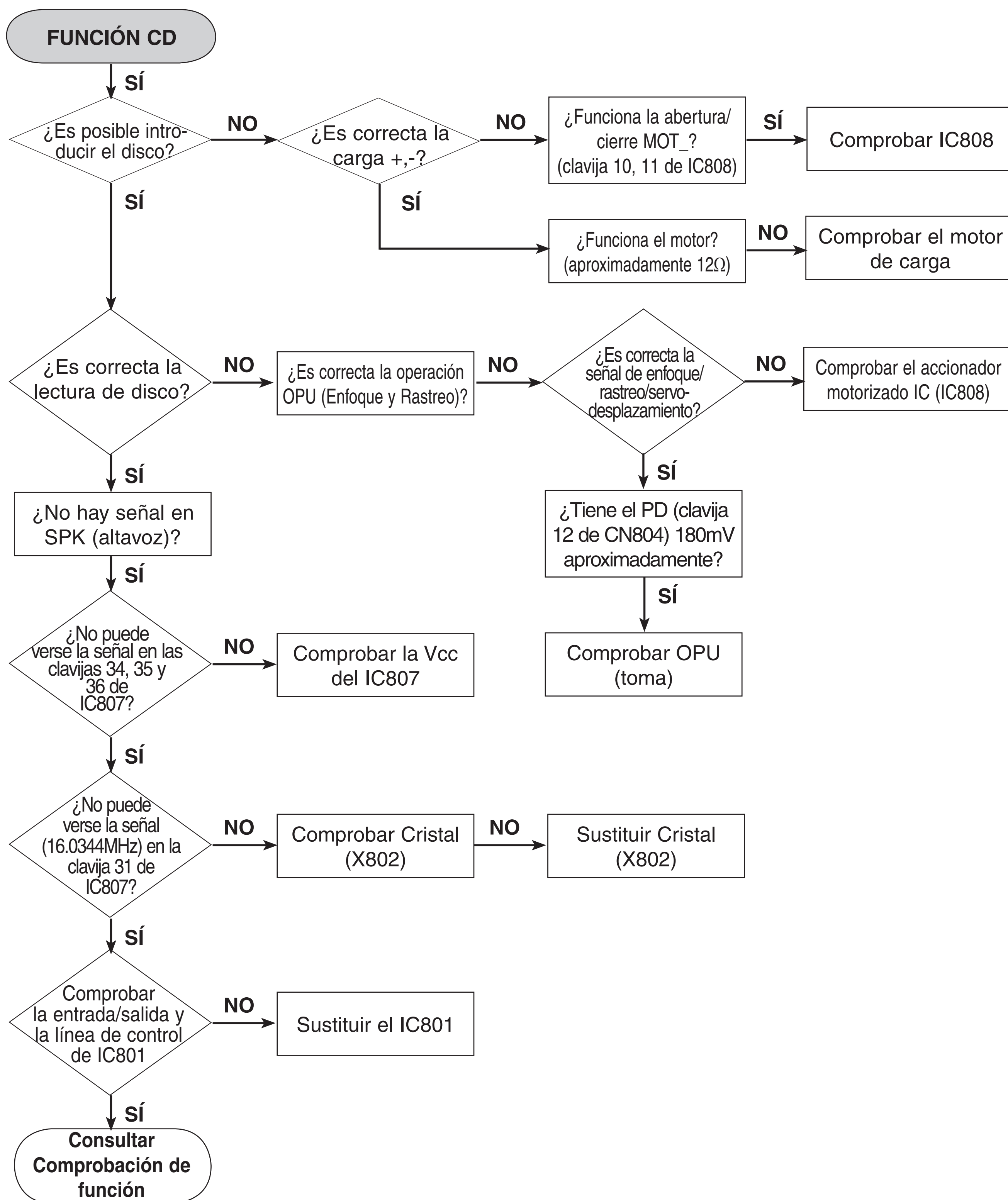
17. COMPROBACIÓN DE LA PIEZA DEL AMPL. DE POTENCIA



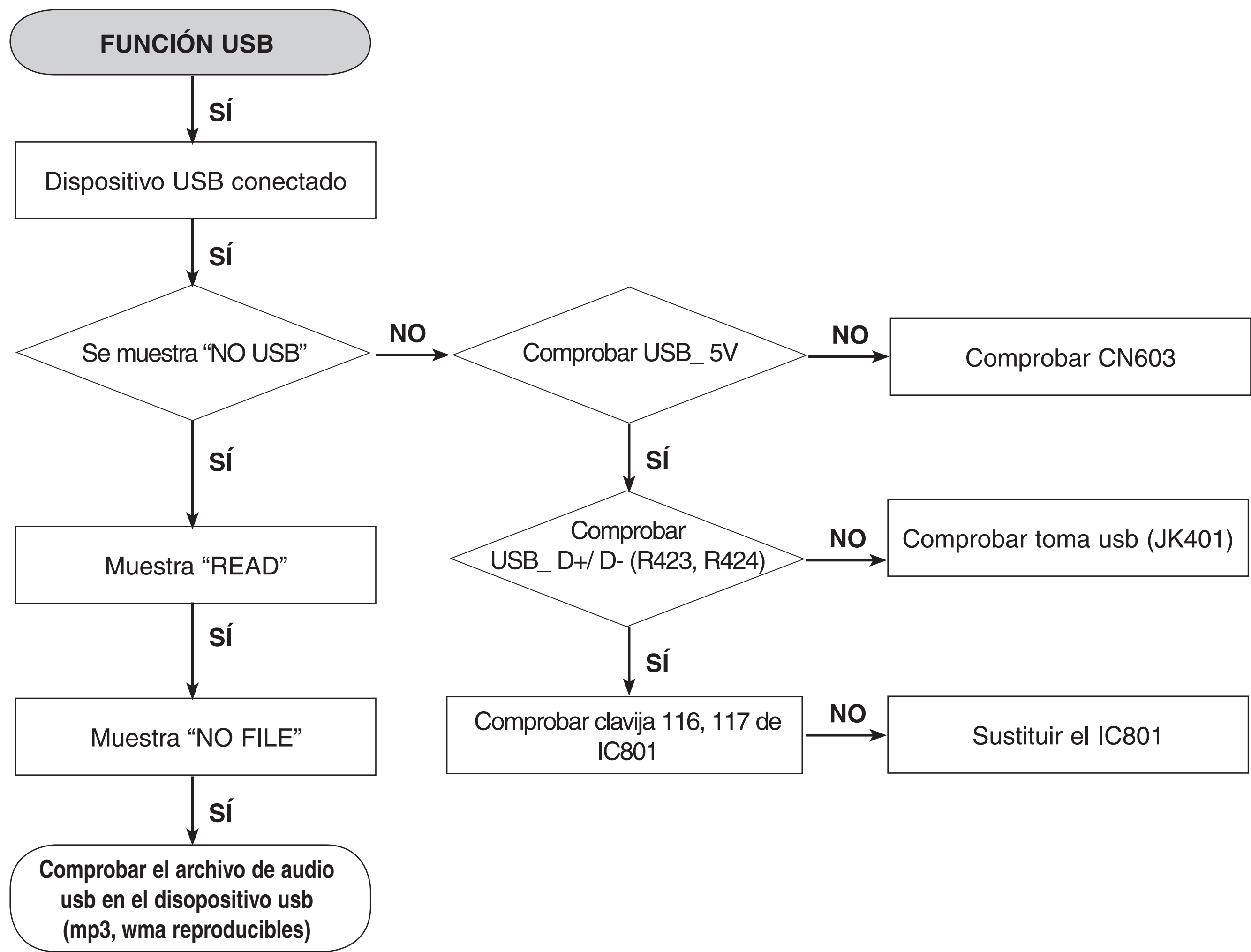

SÍ
IC701 Comprobar
clavija 9 (+9V), clavija 14 (-9V)
SÍ
CN702: clavija 12
LOW →OFF
HIGH →ON
NO
Comprobar LOW y HIGH
(protección) en clavija 3 de CN702
LOW→funcionamiento normal
HIGH→protección
SÍ
SÍ
Comprobar
funcionamiento normal de
cada potencia
NO
Sustituir la pieza relacionada
y AMPL de potencia
SÍ
Forma de onda de salida de
clavija 1, 6 R-CH
clavija 17, 22 L-CH de IC701
OK
SÍ
Comprobar salida de la
bobina de línea
SÍ
OK

GUÍA DE SOLUCIÓN DE AVERÍAS ELÉCTRICAS DEL CD

1. COMPROBACIÓN DE PIEZAS DEL CD PRINCIPAL

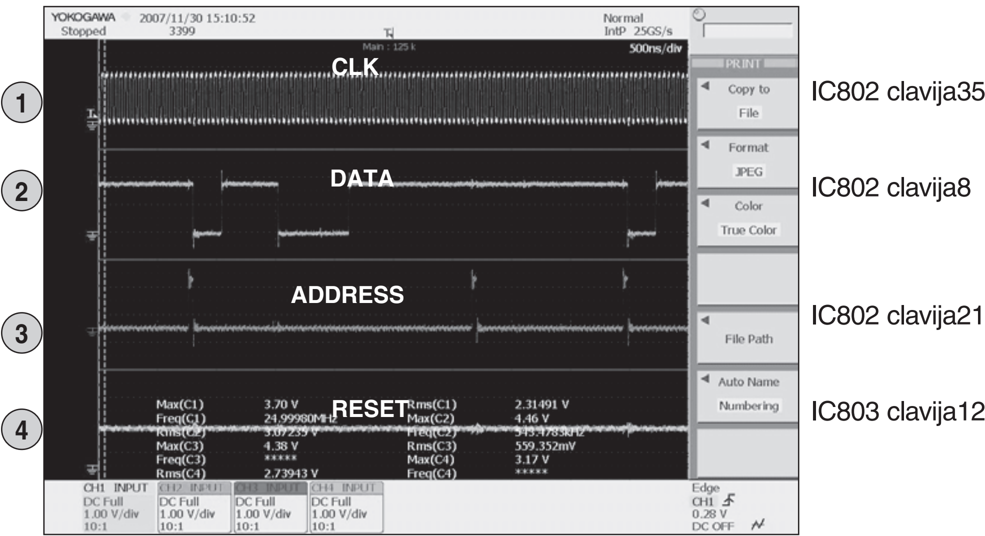


2. COMPROBAR PIEZAS USB

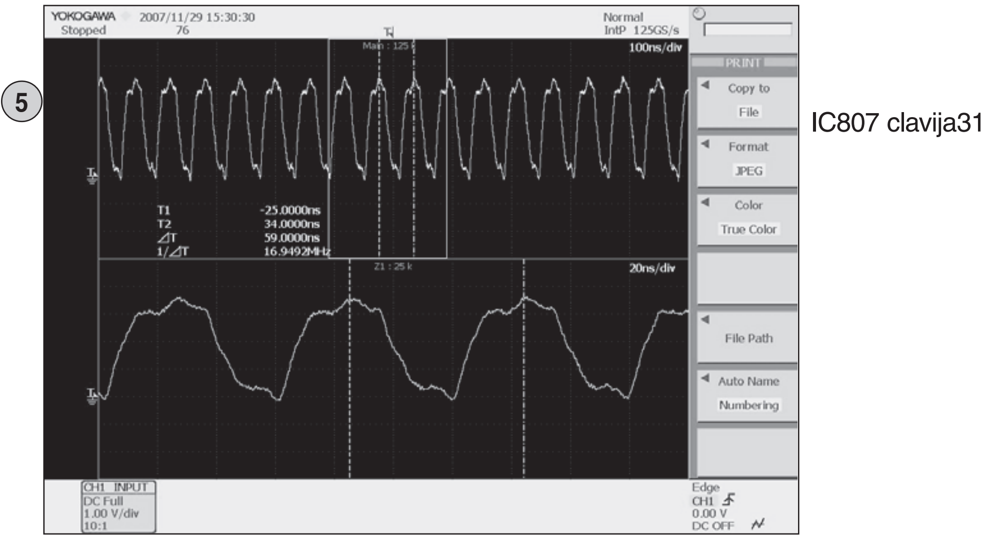


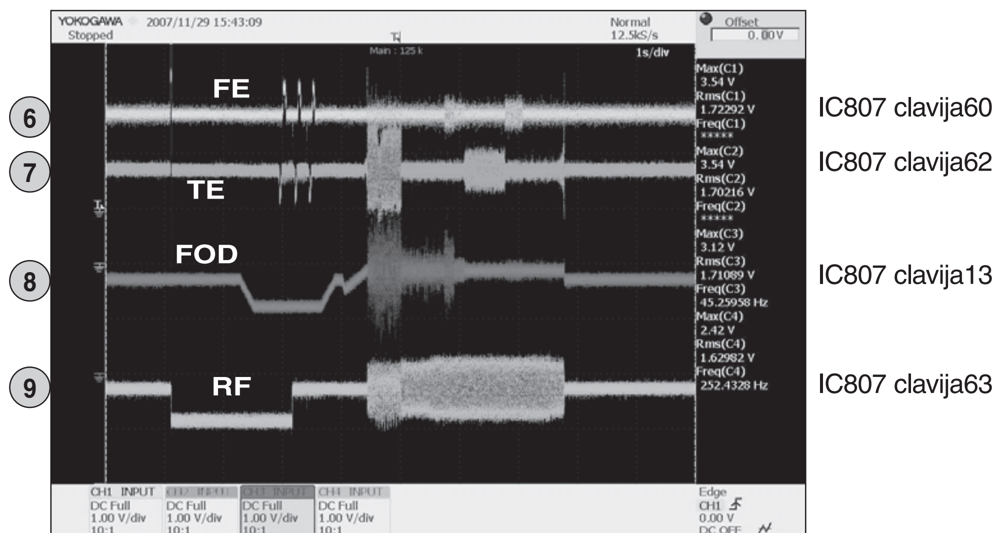
FORMAS DE ONDA DEL PUNTO DE COMPROBACIÓN PRINCIPAL

1. FLASH/ SDRAM

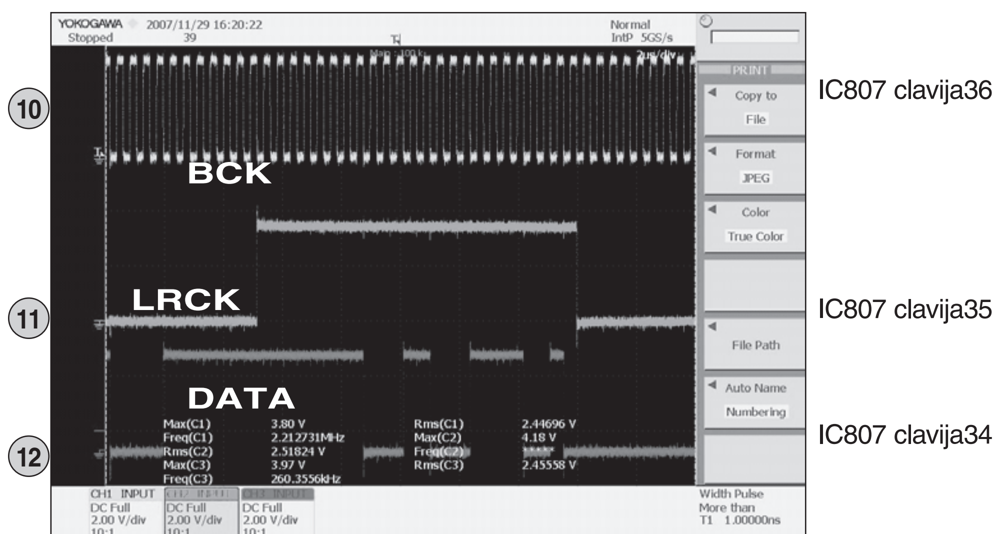


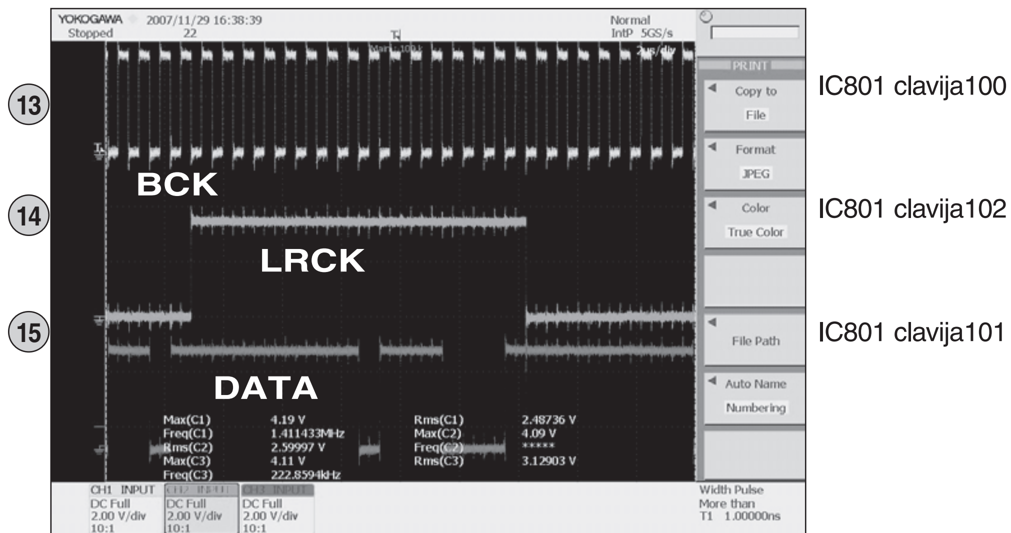
2. SERVO

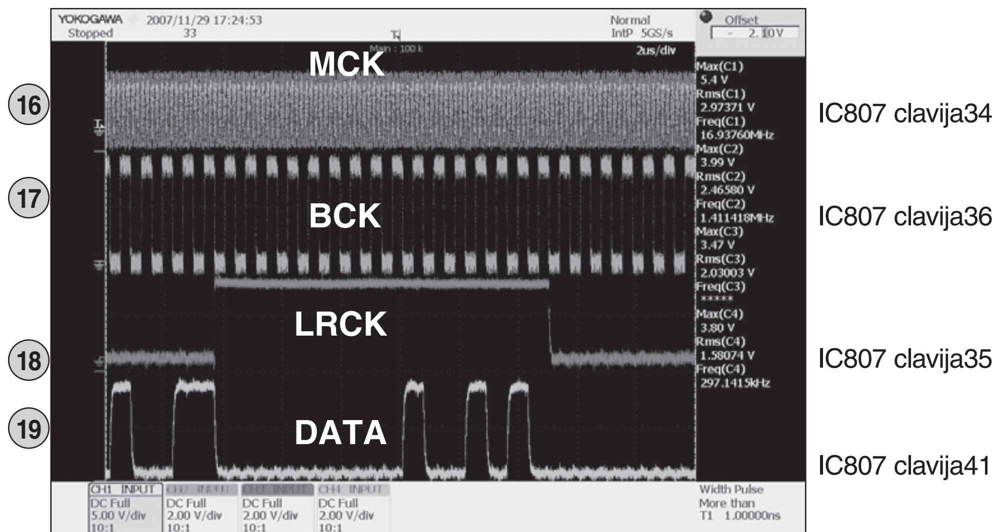


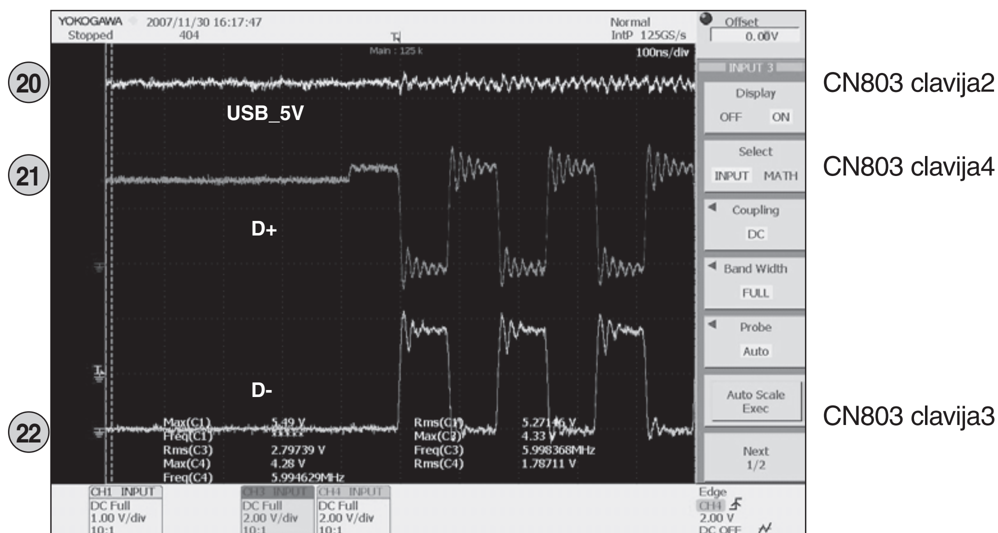

FE
TE
FOD
RF
6
7
8
9
IC807 clavija60
IC807 clavija62
IC807 clavija13
IC807 clavija63

3. AUDIO PATH


BCK
LRCK
DATA
10
11
12
IC807 clavija36
IC807 clavija35
IC807 clavija34


YOKOGAWA 2007/11/29 16:38:39
Stopped 22
Normal
IntP 5GS/s
PRINT
Copy to File
Format JPEG
Color True Color
File Path
Auto Name Numbering
13
14
15
BCK
LRCK
DATA
IC801 clavija100
IC801 clavija102
IC801 clavija101
Max(C1) 4.19 V
Freq(C1) 1.411433MHz
Rms(C2) 2.59997 V
Max(C3) 4.11 V
Freq(C3) 222.8594kHz
Rms(C1) 2.48736 V
Max(C2) 4.09 V
Freq(C2) *****
Rms(C3) 3.12903 V
CH1 INPUT
DC Full
2.00 V/div
10:1
Width Pulse
More than
T1 1.00000ns


YOKOGAWA 2007/11/29 17:24:53
Stopped 33
Normal
IntP 5GS/s
Offset
2us/div
16
17
18
19
MCK
BCK
LRCK
DATA
IC807 clavija34
IC807 clavija36
IC807 clavija35
IC807 clavija41
Max(C1) 5.4 V
Rms(C1) 2.97371 V
Freq(C1) 16.93760MHz
Max(C2) 3.99 V
Rms(C2) 2.46580 V
Freq(C2) 1.411418MHz
Max(C3) 3.47 V
Rms(C3) 2.03003 V
Freq(C3) *****
Max(C4) 3.80 V
Rms(C4) 1.58074 V
Freq(C4) 297.1415kHz
CH1 INPUT
DC Full
5.00 V/div
10:1
CH4 INPUT
DC Full
2.00 V/div
10:1
Width Pulse
More than
T1 1.00000ns

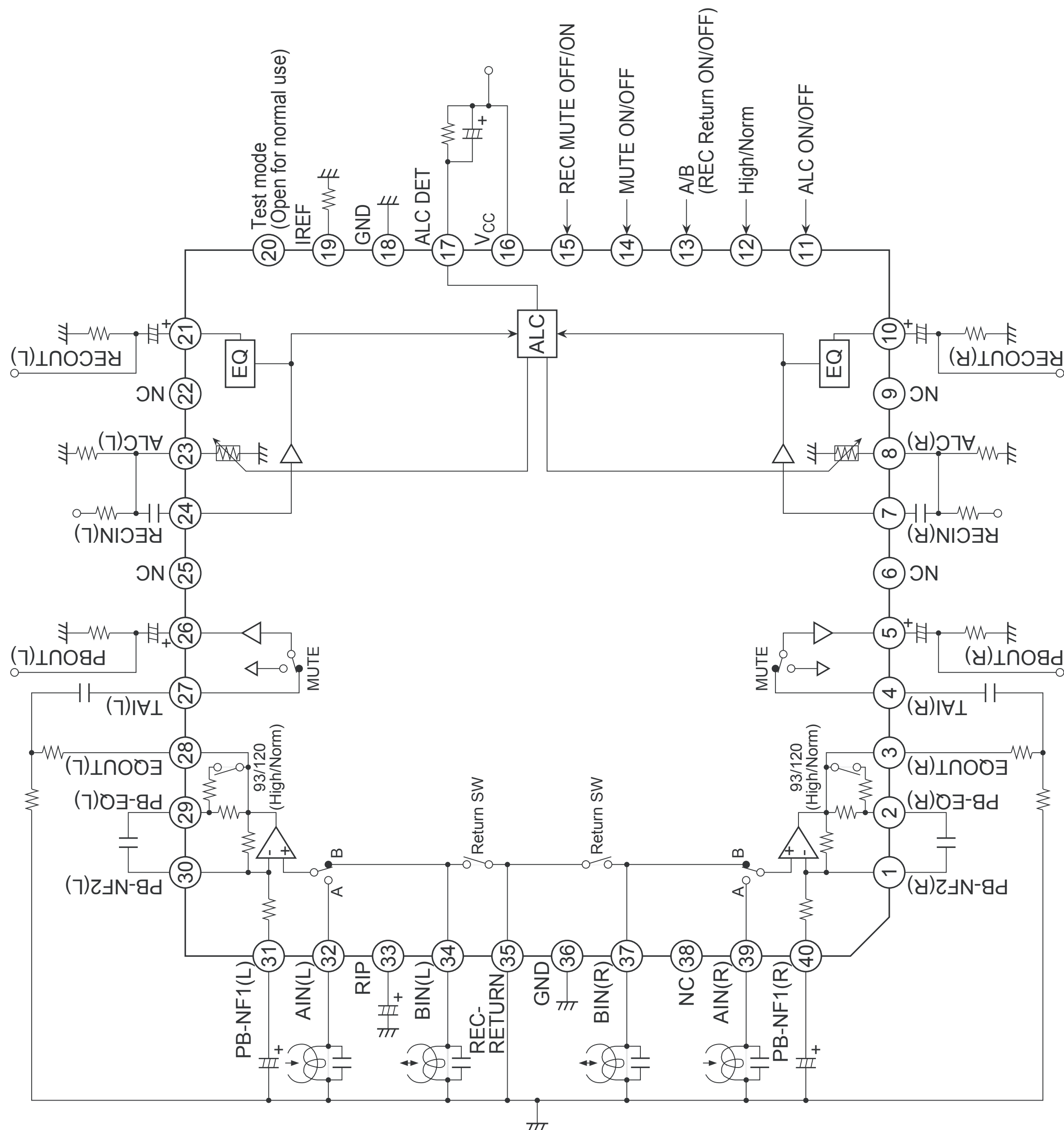


20
21
22
USB_5V
D+
D-
CN803 clavija2
CN803 clavija4
CN803 clavija3
YOKOGAWA
Stopped
2007/11/30 16:17:47
404
Normal
IntP 125GS/s
100ns/div
Offset
0.00V
INPUT 3
Display
OFF ON
Select
INPUT MATH
Coupling
DC
Band Width
FULL
Probe
Auto
Auto Scale
Exec
Next
1/2
Max(C1) 5.49 V
Rms(C3) 2.79739 V
Max(C4) 4.28 V
Freq(C4) 5.994629MHz
Rms(C1) 5.27146 V
Max(C3) 4.33 V
Freq(C3) 5.998368MHz
Rms(C4) 1.78711 V
CH1 INPUT
DC Full
1.00 V/div
10:1
CH3 INPUT
DC Full
2.00 V/div
10:1
CH4 INPUT
DC Full
2.00 V/div
10:1
Edge
CH4
2.00 V
DC OFF

DIAGRAMA DE BLOQUE INTERNO DE IC

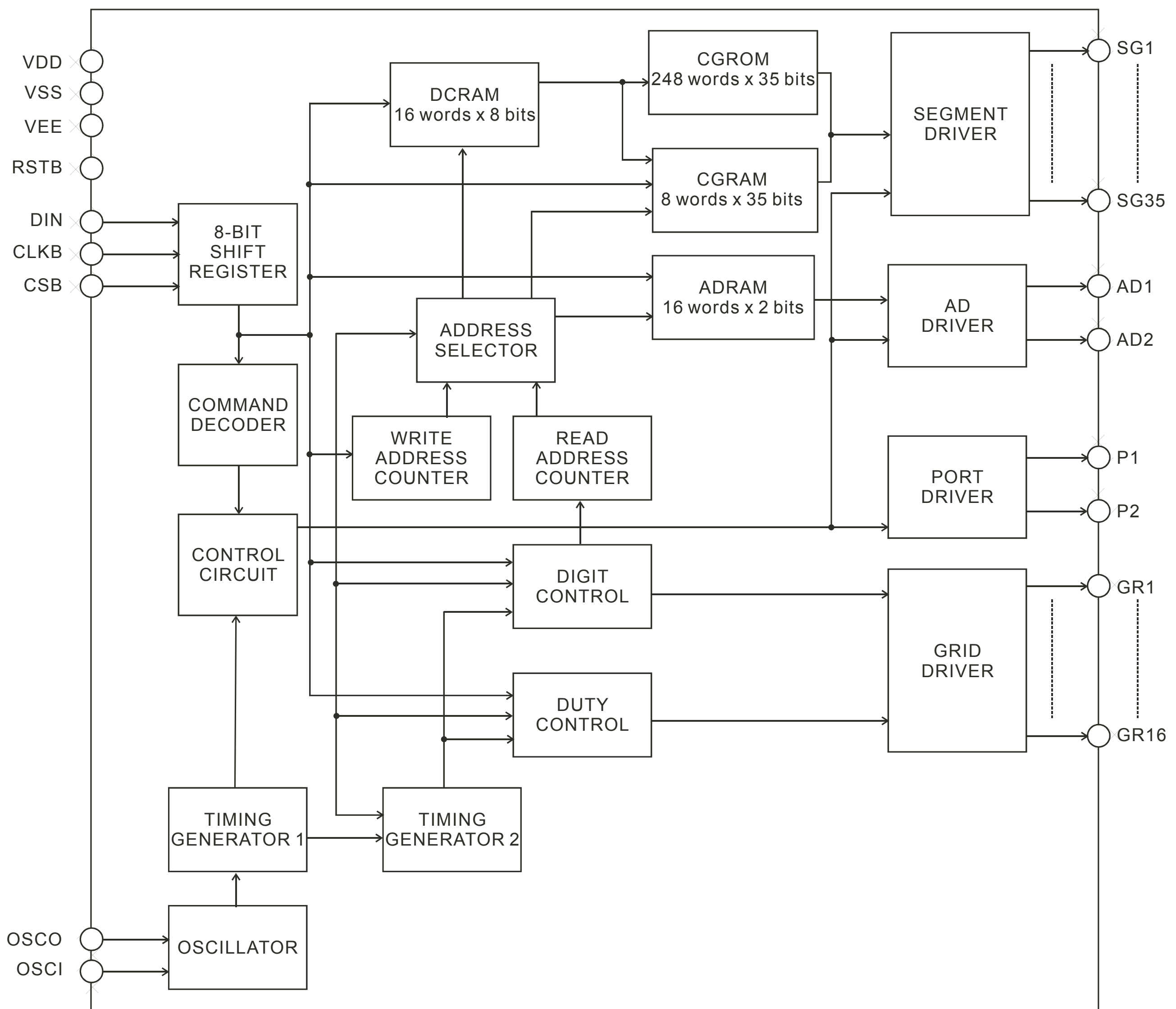
1. HA12237F(IC201)

• DIAGRAMAS DE BLOQUE

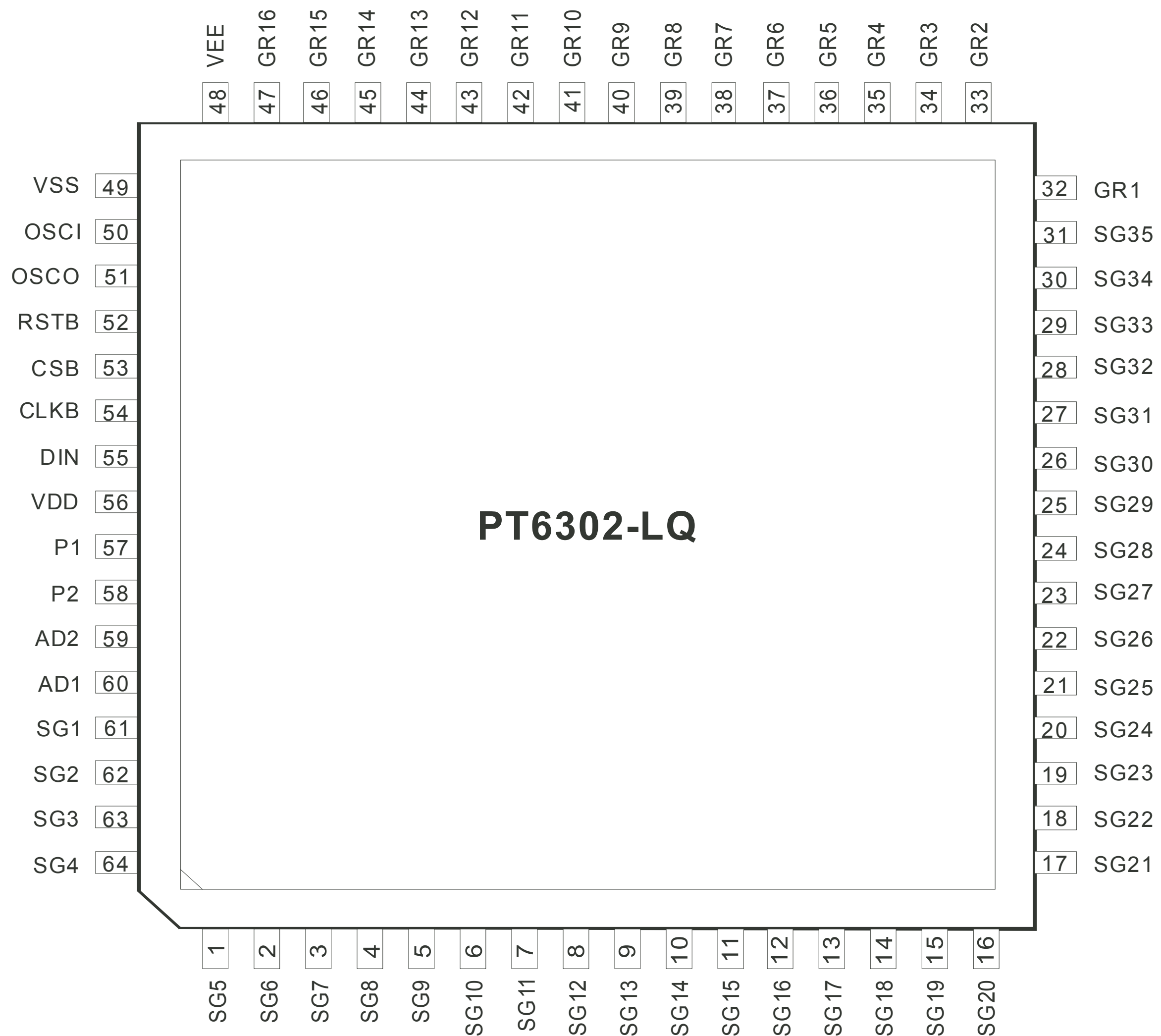


2. PT6302(IC301)

• DIAGRAMAS DE BLOQUE



• ASIGNACIÓN DE PINES

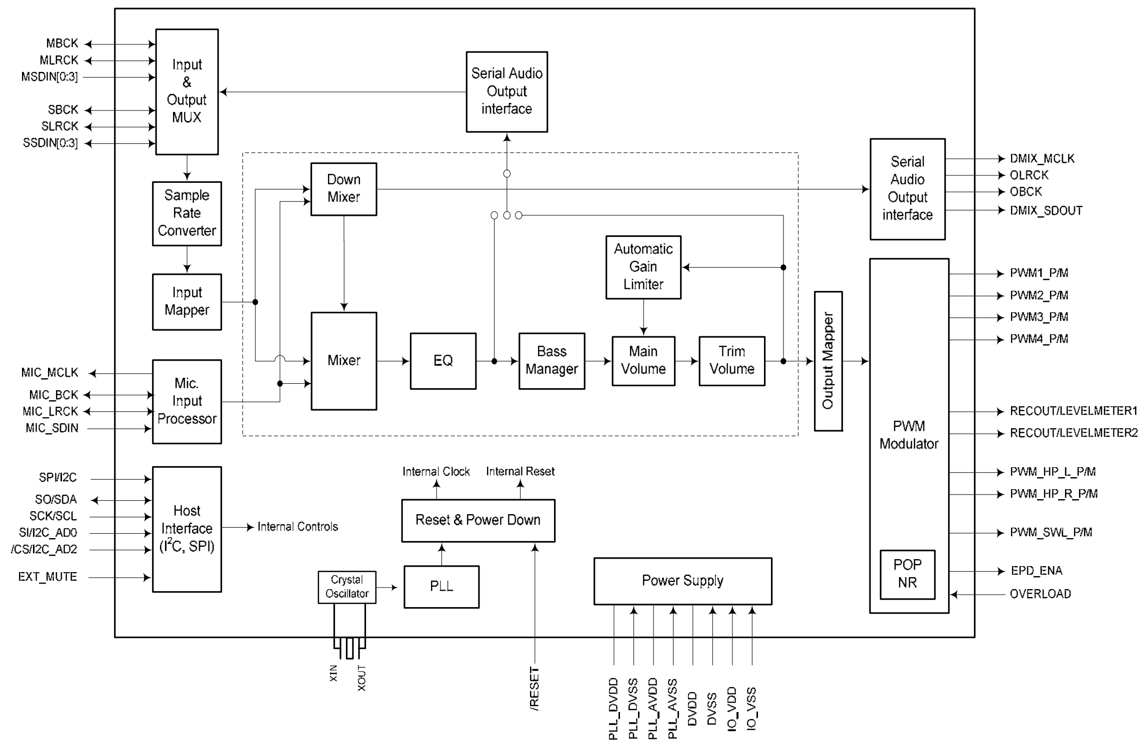


• DESCRIPCIÓN DE PINS

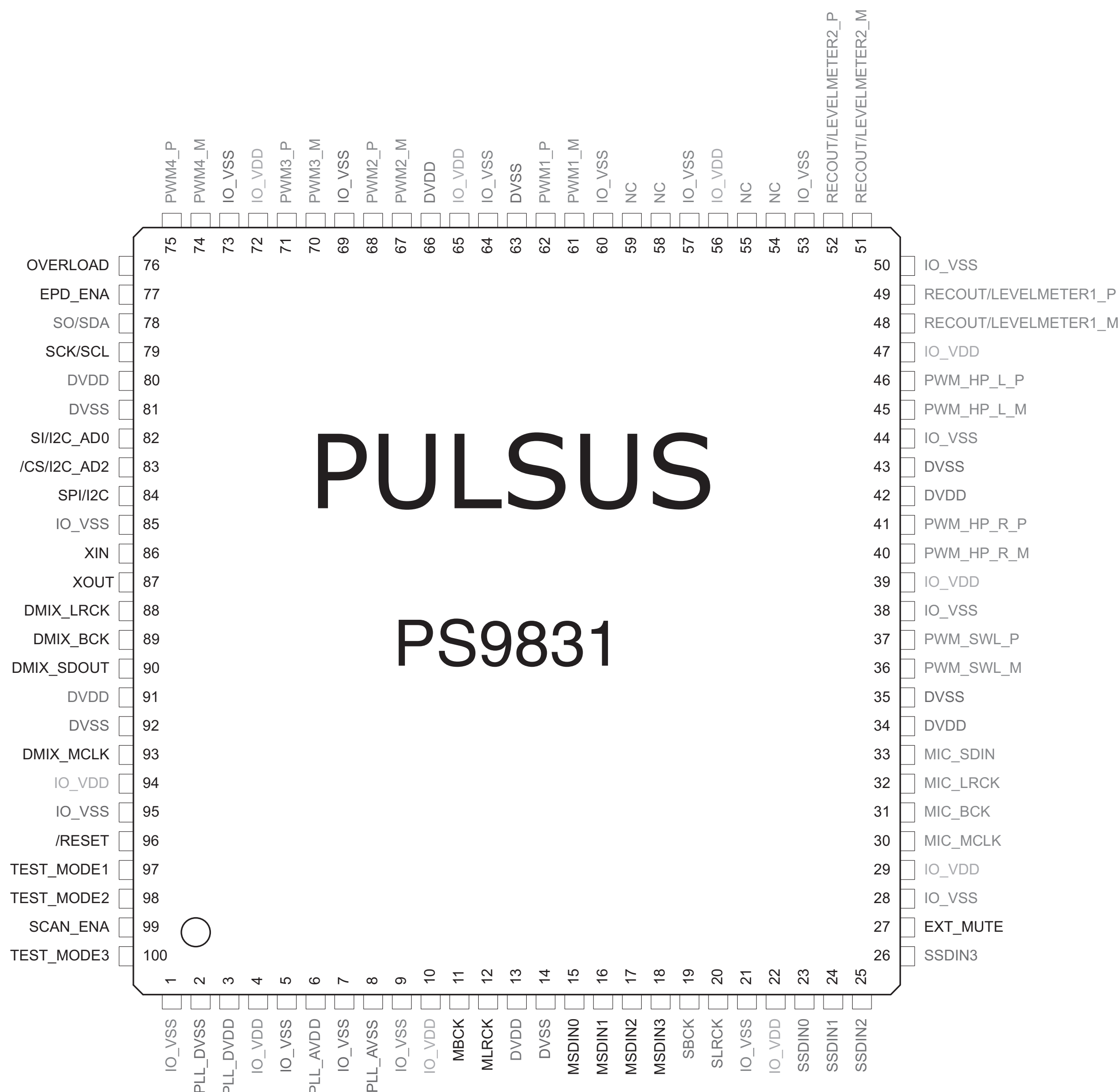
Pin Name	I/O	Description	Pin No.	
			LQFP	SSOP
SG5 to SG35 SG4 to SG1	O	Segment driver output pin	1 ~ 31 64 ~ 61	9 ~ 39 8 ~ 5
GR1 to GR16	O	Grid driver output pin	32 ~ 47	40 ~ 55
VEE	-	Power supply	48	56
VSS	-	Ground pin	49	57
OSCI	I	Oscillator input pin	50	58
OSCO	O	Oscillator output pin	51	59
RSTB	I	Reset input pin When this pin is set to "LOW", all functions are initialized.	52	60
CSB	I	Chip select input pin When this pin is set to "High" Level, the serial data transfer is disabled.	53	61
CLKB	I	Shift clock input pin The serial data is shifted at the rising edge of CLKB.	54	62
DIN	I	Serial data input pin	55	63
VDD	-	Positive power supply	56	64
P1 to P2	O	General purpose output pin	57 ~ 58	1 ~ 2
AD2 to AD1	O	Segment driver output pin	59 ~ 60	3 ~ 4

3. PS9831(IC604)

• DIAGRAMAS DE BLOQUE



• **ASIGNACIÓN DE PINES**



• DESCRIPCIÓN DE PINS

Name	Pin NO.	Type	Description
Power and Ground			
PLL_AVDD	6	Analog Power	PLL analog power supply.
PLL_AVSS	8	Analog Ground	PLL analog ground.
PLL_DVDD	3	PLL Power	PLL digital power supply.
PLL_DVSS	2	PLL Ground	PLL digital ground.
DVDD	13, 34, 42, 66, 80, 91	Power	Core power supply.
DVSS	14, 35, 43, 63, 81, 92	Ground	Core digital ground.
IO_VDD	4, 10, 22, 29, 39, 47, 56, 65, 72, 94	Power	I/O power supply. 3.3V Digital power supply.
IO_VSS	1, 5, 7, 9, 21, 28, 38, 44, 50, 53, 57, 60, 64, 69, 73, 85, 95	Ground	I/O digital ground.
Reset and Clock			
/RESET	96	I	H/W reset signal. Active Low Schmitt-Trigger input. The Schmitt-Trigger input allows a slowly rising input to reset the chip reliably. The RESET signal must be asserted 'Low' during power up. De-assert 'High' for normal operation.
XIN	86	Analog	Crystal Oscillator input pin.
XOUT	87	Analog	Crystal Oscillator output pin.
PCM Audio Input/Output Interface			
MBCK	11	I/O	PCM bit clock input/output of main 8-channel audio. User can select the master/slave mode of this signal. Schmitt-Trigger input.
MLRCK	12	I/O	PCM Word clock (left-right clock) input/output of main 8-channel audio. User can select the master/slave mode of this signal. Schmitt-Trigger input.
MSDIN [3:0]	15, 16, 17, 18	I	PCM serial data input of main 8-channel audio. Schmitt-Trigger input.
SBCK	19	I/O	PCM bit clock input/output of 8-channel audio. User can select the master/slave mode of this signal. Schmitt-Trigger input.
SLRCK	20	I/O	PCM word clock (left-right clock) input/output of sub 8-channel audio. User can select the master/slave mode of this signal. Schmitt-Trigger input.
SSDIN [3:0]	23, 24, 25, 26	I/O	PCM serial data input of sub-channel audio. User can set this sub-channel data input pins to PCM serial data output pins. See the *Control Register Description* part. Schmitt-Trigger input

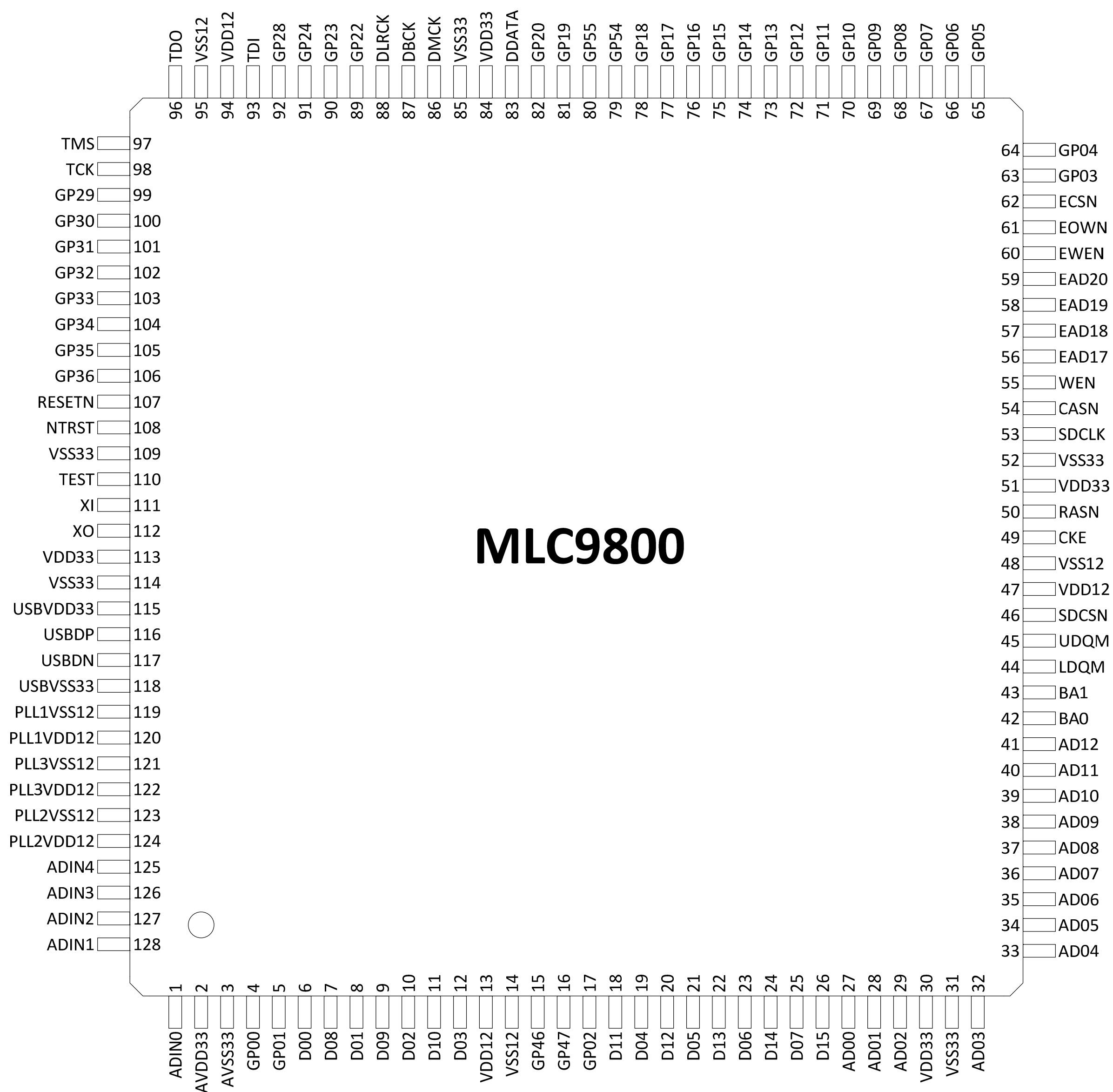
Name	Pin NO.	Type	Description
MIC_MCLK	30	O	Main clock for external stereo microphone input A/DC. Clock frequency can be selected between 6.144MHz, 12.288MHz, and 24.576MHz.
MIC_BCK	31	I/O	PCM bit clock input/output of external stereo microphone. Bit clock frequency is 3.072MHz (48kHz x 64, fixed)
MIC_LRCK	32	I/O	PCM Word clock (left-right clock) input/output of external stereo microphone. Word clock rate is 48kHz (fixed).
MIC_SDIN	33	I	PCM serial data input of external stereo microphone. Schmitt-Trigger input.
DMIX_MCLK	93	O	Main clock for external down-mix line output D/AC.
DMIX_BCK	89	O	PCM bit clock output of down-mix signal. Bit clock frequency is 6.144MHz (96kHz x 64, fixed)
DMIX_LRCK	88	O	PCM Word clock (left-right clock) output of down-mix signal. Word clock rate is 96kHz (fixed).
DMIX_SDOUT	90	O	PCM serial data output of down-mix signal.
PWM Audio Output			
RECOUT/LEVEL METER_1_P	49	O	Positive recording-out or level meter 1
RECOUT/LEVEL METER_1_M	48	O	Negative recording-out or level meter 1
RECOUT/LEVEL METER_2_P	52	O	Positive recording-out or level meter 2
RECOUT/LEVEL METER_2_M	51	O	Negative recording-out or level meter 2
NC	55		NC
NC	54		NC
NC	59		NC
NC	58		NC
PWM1_P	62	O	Positive PWM output of channel 1.
PWM1_M	61	O	Negative PWM output of channel 1.
PWM2_P	68	O	Positive PWM output of channel 2.
PWM2_M	67	O	Negative PWM output of channel 2.
PWM3_P	71	O	Positive PWM output of channel 3.
PWM3_M	70	O	Negative PWM output of channel 3.
PWM4_P	75	O	Positive PWM output of channel 4.
PWM4_M	74	O	Negative PWM output of channel 4.
PWM_HP_L_P	46	O	Positive PWM output of headphone left channel.
PWM_HP_L_M	45	O	Negative PWM output of headphone left channel.
PWM_HP_R_P	41	O	Positive PWM output of headphone right channel.
PWM_HP_R_M	40	O	Negative PWM output of headphone right channel.
PWM_SWL_P	37	O	Positive PWM output of subwoofer line output.
PWM_SWL_M	36	O	Negative PWM output of subwoofer line output.

Name	Pin NO.	Type	Description
System Control Interface			
SPI/I2C	84	I	Host interface mode (SPI or I2C) selector. Assert 'HIGH' for SPI mode. De-assert 'LOW' for I2C mode. *Internal pull-down resistor.*
SO/SDA	78	I/O	SO for SPI mode or SDA for I2C mode.
SCK/SCL	79	I	SCK for SPI mode or SCL for I2C mode. Schmitt-Trigger input.
SI/I2C_AD0	82	I	SI for SPI mode or Slave Address 0 for I2C mode. Schmitt-Trigger input. *Internal pull-down resistor.*
/CS/I2C_AD2	83	I	Chip selector (CS) for SPI mode or Slave Address 2 for I2C mode. Schmitt-Trigger input. *Internal pull-down resistor.*
Special Control Interface			
EXT_MUTE	27	I	External mute control input. Active High. Assert 'HIGH' to mute audio output. *Internal pull-down resistor.*
OVERLOAD	76	I	Power stage overload indication input. Polarity is programmable. Schmitt-Trigger input. When OVERLOAD is asserted, all PWM audio outputs go to "LOW". That shutdown process is programmable. *Internal pull-down resistor.*
EPD_ENA	77	O	External amplifier power device enable output. Active High.
Test Mode			
TEST_MODE1	97	I	Test mode selection pin 1. In normal operation, it should be "LOW" or not connected. *Internal pull-down resistor.*
TEST_MODE2	98	I	Test mode selection pin 2. In normal operation, it should be "LOW" or not connected. *Internal pull-down resistor.*
SCAN_ENA	99	I	Scan enable. Active High. In normal operation, it should be "LOW" or not connected. *Internal pull-down resistor.*
TEST_MODE3	100	I	Test mode selection pin 3. In normal operation, it should be "LOW" or not connected. *Internal pull-down resistor.*

※ All inputs and bi-directional inputs are 5 Volt tolerant. The corresponding pins can be connected to the buses that can swing between 0V and 5V. The output-only pins are not 5V tolerant and the buses they are connected to can swing only between 0V and 3.3V.

4. MLC9800(IC801)

• ASIGNACIÓN DE PINES



• DESCRIPCIÓN DE PINS

Pin	Name	Type	Description	Alternative Function
1	ADIN0	I	ADC analog input[0]	
2	AVDD33	P	ADC Analog Power supply (3.3V)	
3	AVSS33	P	ADC Analog Ground	
4	GP00	BD	General Purpose IO 00	External Interrupt 0
5	GP01	BD	General Purpose IO 01	External Interrupt 1
6	D00	B	External SDRAM data bus [0]	External program data bus [0]
7	D08	B	External SDRAM data bus [8]	External program data bus [8]
8	D01	B	External SDRAM data bus [1]	External program data bus [1]
9	D09	B	External SDRAM data bus [9]	External program data bus [9]
10	D02	B	External SDRAM data bus [2]	External program data bus [2]
11	D10	B	External SDRAM data bus [10]	External program data bus [10]
12	D03	B	External SDRAM data bus [3]	External program data bus [3]
13	VDD12	P	Digital power supply (1.2V)	
14	VSS12	P	Digital Ground	
15	GP46	B	General Purpose IO 46	CDDSP SCOR1
16	GP47	B	General Purpose IO 47	CDDSP BCLK1
17	GP02	B	General Purpose IO 02	External Interrupt 2
				SBDT1
18	D11	B	External SDRAM data bus [11]	External program data bus [11]
19	D04	B	External SDRAM data bus [4]	External program data bus [4]
20	D12	B	External SDRAM data bus [12]	External program data bus [12]
21	D05	B	External SDRAM data bus [5]	External program data bus [5]
22	D13	B	External SDRAM data bus [13]	External program data bus [13]
23	D06	B	External SDRAM data bus [6]	External program data bus [6]
24	D14	B	External SDRAM data bus [14]	External program data bus [14]
25	D07	B	External SDRAM data bus [7]	External program data bus [7]
26	D15	B	External SDRAM data bus [15]	External program data bus [15]
27	AD00	O	External SDRAM address bus [0]	External program address bus [0]
28	AD01	O	External SDRAM address bus [1]	External program address bus [1]
29	AD02	O	External SDRAM address bus [2]	External program address bus [2]
30	IOVDD33	P	I/O Power supply (3.3V)	
31	IOVSS33	P	I/O Ground	
32	AD03	O	External SDRAM address bus [3]	External program address bus [3]
33	AD04	O	External SDRAM address bus [4]	External program address bus [4]
34	AD05	O	External SDRAM address bus [5]	External program address bus [5]
35	AD06	O	External SDRAM address bus [6]	External program address bus [6]
36	AD07	O	External SDRAM address bus [7]	External program address bus [7]
37	AD08	O	External SDRAM address bus [8]	External program address bus [8]
38	AD09	O	External SDRAM address bus [9]	External program address bus [9]
39	AD10	O	External SDRAM address bus [10]	External program address bus [10]
40	AD11	O	External SDRAM address bus [11]	External program address bus [11]

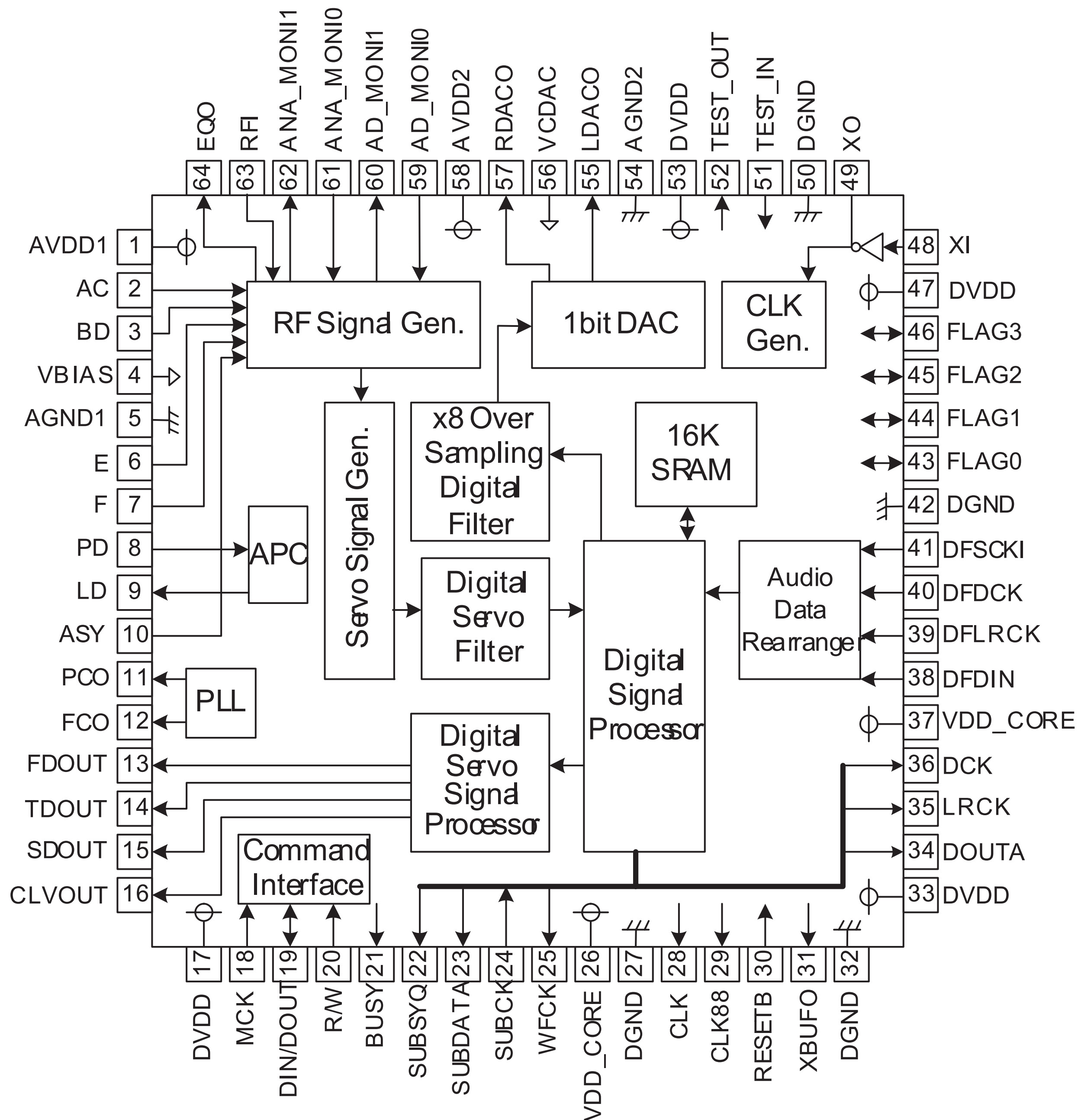
41	AD12	O	External SDRAM address bus [12]	External program address bus [12]
42	BA0	O	External SDRAM Bank selector 0	External program address bus [13]
43	BA1	O	External SDRAM Bank selector 1	External program address bus [14]
44	LDQM	O	SDRAM Lower byte data mask	External program address bus [15]
45	UDQM	O	SDRAM Upper byte data mask	External program address bus [16]
46	SDCSN	O	SDRAM Chip select	
47	VDD12	P	Digital power supply (1.2V)	
48	VSS12	P	Digital Ground	
49	CKE	O	SDRAM clock enable	
50	RASN	O	SDRAM RAS	
51	IOVDD33	P	I/O Power supply (3.3V)	
52	IOVSS33	P	I/O Ground	
53	SDCLK	O	SDRAM clock	
54	CASN	O	SDRAM CAS	
55	WEN	O	SDRAM WEN	
56	EAD17	B	External memory address[17]	General Purpose IO 37
57	EAD18	B	External memory address[18]	General Purpose IO 38
58	EAD19	B	External memory address[19]	General Purpose IO 39
59	EAD20	B	External memory address[20]	General Purpose IO 40
				Booting Mode
60	EWEN	B	External memory WEN	General Purpose IO 41
61	EOEN	B	External memory OEN	General Purpose IO 42
62	ECSN	O	External memory CSN	
63	GP03	B	General Purpose IO 03	External Clock (16.9344MHz)
64	GP04	B	General Purpose IO 04	SPI0 CS
65	GP05	B	General Purpose IO 05	SPI0 CK
66	GP06	B	General Purpose IO 06	SPI0 MISO
67	GP07	B	General Purpose IO 07	SPI0 MOSI
68	GP08	B	General Purpose IO 08	HUART0 DI
69	GP09	B	General Purpose IO 09	HUART0 DO
70	GP10	B	General Purpose IO 10	HUART0 RTS
				External Interrupt 11
71	GP11	B	General Purpose IO 11	HUART0 CTS
				External Interrupt 12
72	GP12	B	General Purpose IO 12	Chip Select 1 When GP12 is used for CS1, the external pull-up resistor (48 kΩ) has to be connected with this pin
73	GP13	B	General Purpose IO 13	UART0 RX Data
				External Interrupt 8
74	GP14	B	General Purpose IO 14	UART0 TX Data
				External Interrupt 9
75	GP15	B	General Purpose IO 15	UART1 RX Data
				I2C SCL
76	GP16	B	General Purpose IO 16	UART1 TX Data
				I2C SDA

77	GP17	B	General Purpose IO 17	SPI1 CS
78	GP18	B	General Purpose IO 18	SPI1 CK
79	GP54	B	General Purpose IO 54	CDDSP DATA1
80	GP55	B	General Purpose IO 55	CDDSP LRCK1
81	GP19	B	General Purpose IO 19	SPI1 MISO
82	GP20	B	General Purpose IO 20	SPI1 MOSI
83	DDATA	O	Audio serial data for external DAC	
84	IOVDD33	P	I/O Power supply (3.3V)	
85	IOVSS33	P	I/O Ground	
86	DMCK	O	Master clock for external DAC	
87	DBCK	O	Audio serial data Bit clock	
88	DLRCK	O	Audio serial data frame clock	
89	GP22	B	General Purpose IO 22	Chip Select 2 When GP22 is used for CS2, the external pull-up resistor (48 kΩ) has to be connected with this pin
				External Interrupt 4
90	GP23	B	General Purpose IO 23	HUART1 DI
91	GP24	B	General Purpose IO 24	HUART1 DO
92	GP28	B	General Purpose IO 28	Wake-UP When GP28 is used for WAKE-UP signal input pin, the external pull-down resistor (48kΩ) has to be connected with this pin.
93	TDI	B	JTAG TDI input When GP43is used for TDI of JTAG, the external pull-up resistor (48kΩ) has to be connected with this pin.	General Purpose IO 43
94	VDD12	P	Digital power supply (1.2V)	
95	VSS12	P	Digital Ground	
96	TDO	B	JTAG TDO Output When GP44 is used for TDO of JTAG, the external pull-up resistor (48kΩ) has to be connected with this pin.	General Purpose IO 44
97	TMS	B	JTAG TMS input When GP45 is used for TMS of JTAG, the external pull-up resistor (48kΩ) has to be connected with this pin.	General Purpose IO 45
98	TCK	I	JTAG Clock Input	
99	GP29	B	General Purpose IO 29	CDDSP SCOR0
100	GP30	B	General Purpose IO 30	CDDSP BCLK0
101	GP31	B	General Purpose IO 31	CDDSP DATA0
102	GP32	B	General Purpose IO 32	CDDSP LRCK0
103	GP33	B	General Purpose IO 33	SBDT0

104	GP34	B	General Purpose IO 34	SBCK
105	GP35	B	General Purpose IO 35	Timer0 Output
				External Interrupt 10
106	GP36	B	General Purpose IO 36	External UCLK
107	RESETN	I	System Reset	
108	NTRST	I	JTAG NRST Input When NTRSR is used for Reset of JTAG, the external pull-up resistor (48kΩ) has to be connected with this pin.	
109	IOVSS33	P	I/O Ground	
110	TEST	I	Test	
111	XI	I	System clock input	
112	XO	O	System clock output	
113	IOVDD33	P	I/O Power supply (3.3V)	
114	IOVSS33	P	I/O Ground	
115	USBVDD33	P	USB Power supply (3.3V)	
116	USBDP	B	USB D+	
117	USBDN	B	USB D-	
118	USBVSS33	P	USB Ground (3.3V)	
119	PLL1VSS12	P	PLL1 Ground (1.2V)	
120	PLL1VDD12	P	PLL1 Power supply (1.2V)	
121	PLL3VSS12	P	PLL3 Ground (1.2V)	
122	PLL3VDD12	P	PLL3 Power supply (1.2V)	
123	PLL2VSS12	P	PLL2 Ground (1.2V)	
124	PLL2VDD12	P	PLL2 Power supply (1.2V)	
125	ADIN4	I	ADC analog input[4]	
126	ADIN3	I	ADC analog input[3]	
127	ADIN2	I	ADC analog input[2]	
128	ADIN1	I	ADC analog input[1]	

Note: Pin type ‘D’ means open drain output

5. BU9543KV(IC807)
• ASIGNACIÓN DE PINES



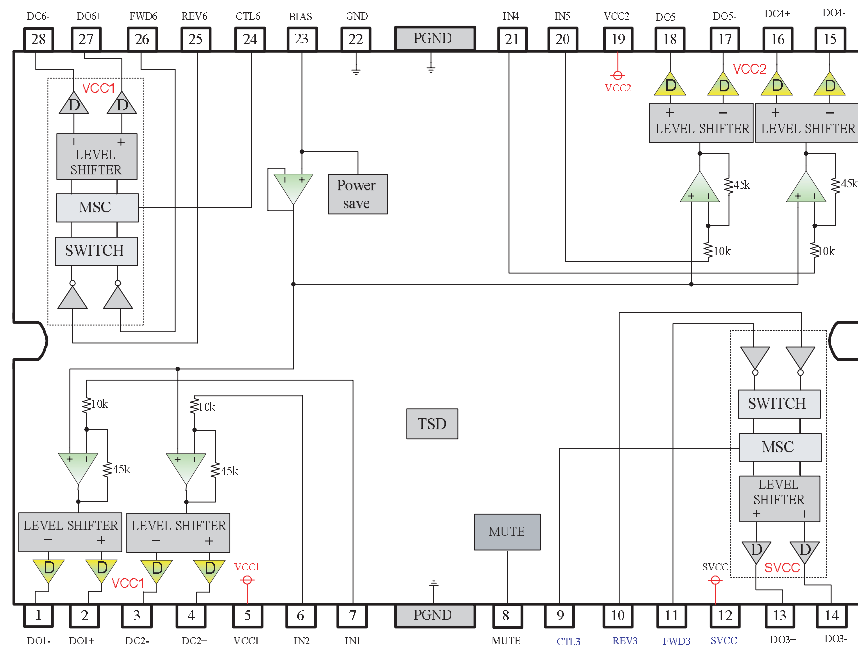
• DESCRIPCIÓN DE PINS

Terminal No.	Terminal name	Analog / Digital	I/O	Description of terminals	Equivalent circuit
1	AVDD1	Analog	-	Analog power terminal	-
2	AC	Analog	I	A + C voltage input terminal from pickup	1
3	BD	Analog	I	B + D voltage input terminal from pickup	1
4	VBIAS	Analog	O	Bias level (VDD/2) output terminal	2
5	AGND1	Analog	-	Analog GND terminal	-
6	E	Analog	I	E voltage input terminal from pickup	3
7	F	Analog	I	F voltage input terminal from pickup	3
8	PD	Analog	I	APC photo detector input terminal	4
9	LD	Analog	O	APC laser drive output terminal	4
10	ASY	Analog	I	C-fitted terminal for comparator slice for yas mmetric correction	5
11	PCO	Analog	O	PLL PCO output terminal	6
12	FCO	Analog	O	PLL FCO-DAC output terminal	6
13	FDOUT	Analog	I/O	Focus drive output terminal	7
14	TDOUT	Analog	I/O	Tracking drive output terminal	7
15	SDOUT	Analog	I/O	Sled drive output terminal	7
16	CLVOUT	Analog	I/O	CLV drive output terminal	7
17	RCLK	Digital	I/O	Reference clock output terminal for SDRAM	8
18	MCK	Digital	I	Sub Q and command transfer clock input terminal	11
19	DIN/DOUT	Digital	I/O	Command input and status and sub Q output terminal	8
20	R/W	Digital	I	Command read/write signal input terminal	11
21	BUSY	Digital	O	Busy signal output terminal	9
22	SUBSYQ	Digital	I/O	Sub code synchronous signal output terminal	8
23	SUBDATA	Digital	I/O	Sub code data signal output terminal	8
24	SUBCK	Digital	I/O	Sub code bit clock input terminal	10
25	WFCK	Digital	I/O	Disc frame synchronous signal output terminal	8
26	VDD_CORE	Digital	-	Internal digital power terminal	-
27	DGND	Digital	-	Digital GND terminal	-
28	CLK	Digital	I/O	Output terminal for various clocks	8
29	CLK88	Digital	O	Clock output terminal for driver IC	9
30	RESETB	Digital	I	System reset terminal (“L”s reset condition)	12
31	XBUFO	Digital	O	X’ tal 16.9344MHz buf fer output terminal	8
32	DGND	Digital	-	Digital GND terminal	-
33	DVDD	Digital	-	I/O Digital power terminal	-
34	DOUTA	Digital	I/O	Audio serial data output terminal	8
35	LRCK	Digital	I/O	Audio LR signal output terminal	8
36	DCK	Digital	I/O	Audio serial bit clock output terminal	8
37	VDD_CORE	Digital	-	Internal digital power terminal	-
38	DFDIN	Digital	I/O	Audio serial data input terminal	10
39	DFLRCK	Digital	I/O	Audio LR signal input terminal	10
40	DFDCK	Digital	I/O	Audio serial bit clock input terminal	10
41	DFSCKI	Digital	I/O	Audio system clock(384fs) input terminal	10
42	DGND	Digital	-	Digital GND terminal	-
43	FLAG0	Digital	O	Various flag output terminal	9
44	FLAG1	Digital	O	Various flag output terminal	9
45	FLAG2	Digital	O	Various flag output terminal	9
46	FLAG3	Digital	O	Various flag output terminal	9
47	DVDD	Digital	-	I/O Digital power terminal	-
48	XI	Digital	I	X'tal 16.9344MHz connecting (input) terminal	14
49	XO	Digital	O	X'tal 16.9344MHz connecting terminal	14
50	DGND	Digital	-	Digital GND terminal	-

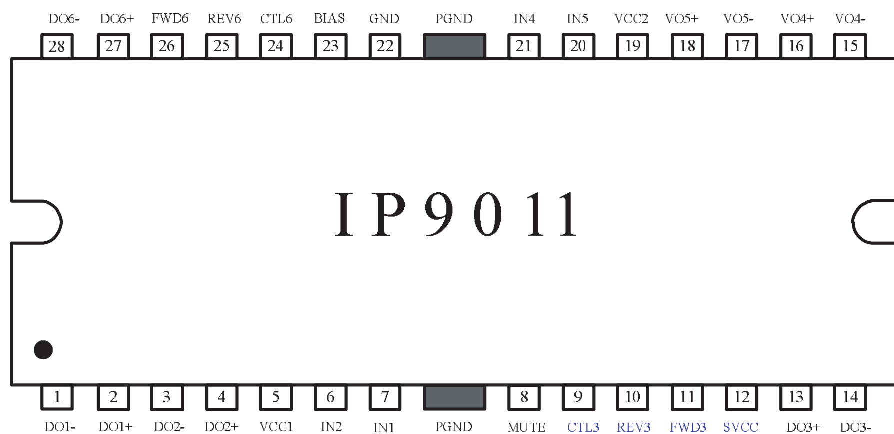
Terminal No.	Terminal name	Analog / Digital	I/O	Description of terminals	Equivalent circuit
51	TEST_IN	Digital	I	Test signal input terminal	13
52	TEST_OUT	Digital	O	Test signal output terminal	9
53	DVDD2	Digital	-	I/O Digital power terminal	-
54	AGND2	Analog	-	Audio system analog GND terminal	-
55	LDACO	Analog	O	Audio Lch output terminal	16
56	VCDAC	Analog	O	Audio system reference voltage output terminal	16
57	RDACO	Analog	O	Audio Rch output terminal	16
58	AVDD2	Analog	-	Audio system analog power terminal	-
59	AD_MONI0	Digital	I/O	Test signal input/monitor signal output terminal	15
60	AD_MONI1	Digital	I/O	Test signal input/monitor signal output terminal	15
61	ANA_MONI0	Analog	I/O	Analog test signal input/monitor signal output terminal	15
62	ANA_MONI1	Analog	I/O	Analog test signal input/monitor signal output terminal	15
63	RFI	Analog	I	RF output capacity combined data re-input terminal	17
64	EQO	Analog	O	After-RF-equalizer output terminal	18

6. IP9011(IC808)

• DIAGRAMAS DE BLOQUE



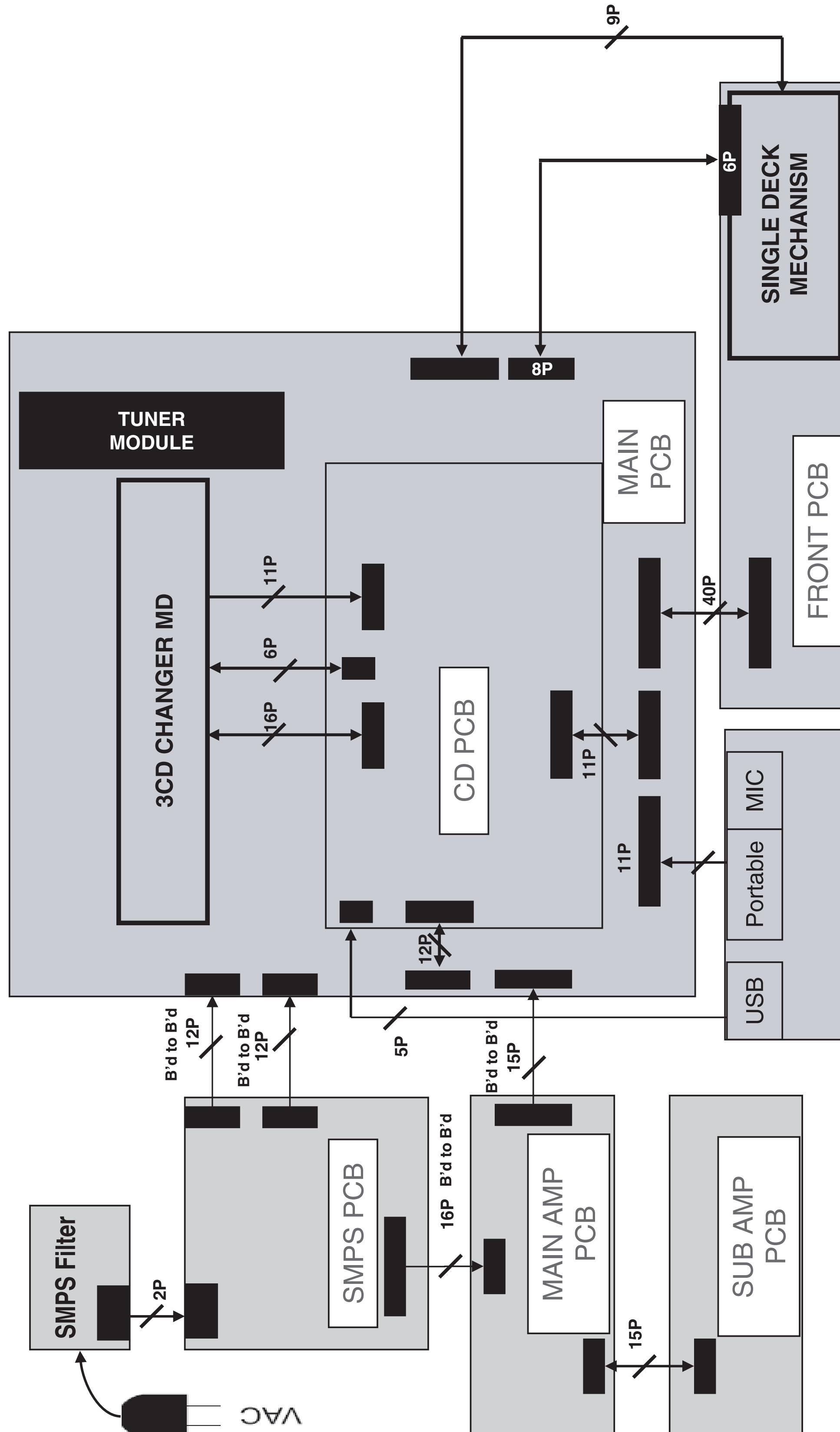
• ASIGNACIÓN DE PINES



• DESCRIPCIÓN DE PINS

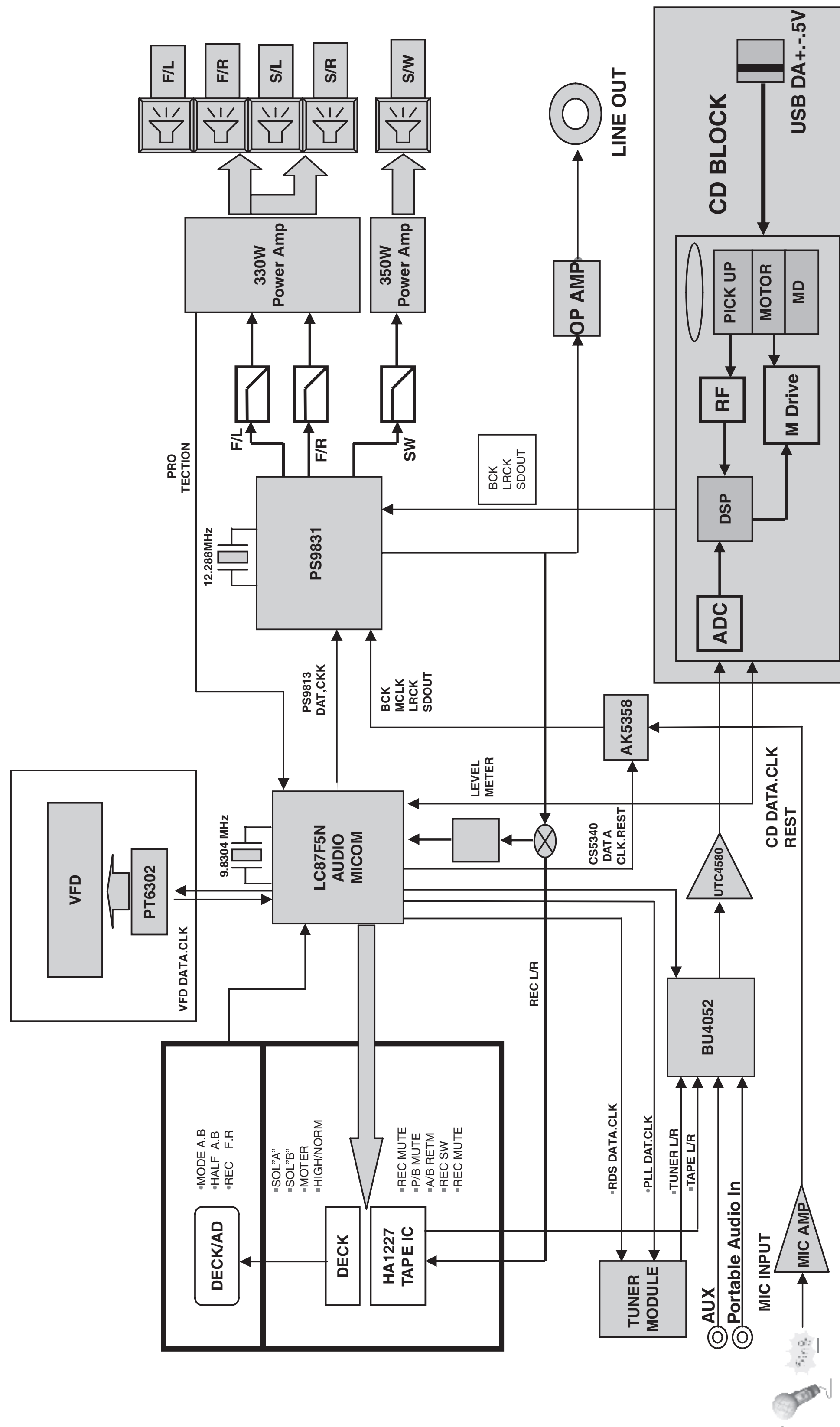
NO	SYMBOL	I/O	DESCRIPTION	NO	SYMBOL	I/O	DESCRIPTION
1	DO1-	O	CH1 driver output(-)	15	DO4-	O	CH4 driver output(-)
2	DO1+	O	CH1 driver output(+)	16	DO4+	O	CH4 driver output(+)
3	DO2-	O	CH2 driver output(-)	17	DO5-	O	CH5 driver output(-)
4	DO2+	O	CH2 driver output(+)	18	DO5+	O	CH5 driver output(+)
5	VCC1	-	Power supply voltage 1	19	VCC2	-	Power supply voltage 2
6	IN2	I	CH2 input	20	IN5	I	CH5 input
7	IN1	I	CH1 input	21	IN4	I	CH4 input
8	MUTE	I	Mute	22	GND	-	Ground
9	CTL3	I	Loading motor speed control	23	BIAS	I	Bias
10	REV3	I	Loading motor reverse input	24	CTL6	I	Loading motor speed control
11	FWD3	I	Loading motor forward input	25	REV6	I	Loading motor reverse input
12	SVCC	-	Signal supply voltage	26	FWD6	I	Loading motor forward input
13	DO3+	O	CH3 driver output(+)	27	DO6+	O	CH6 driver output(+)
14	DO3-	O	CH3 driver output(-)	28	DO6-	O	CH6 driver output(-)

DIAGRAMA DEL CABLEADO

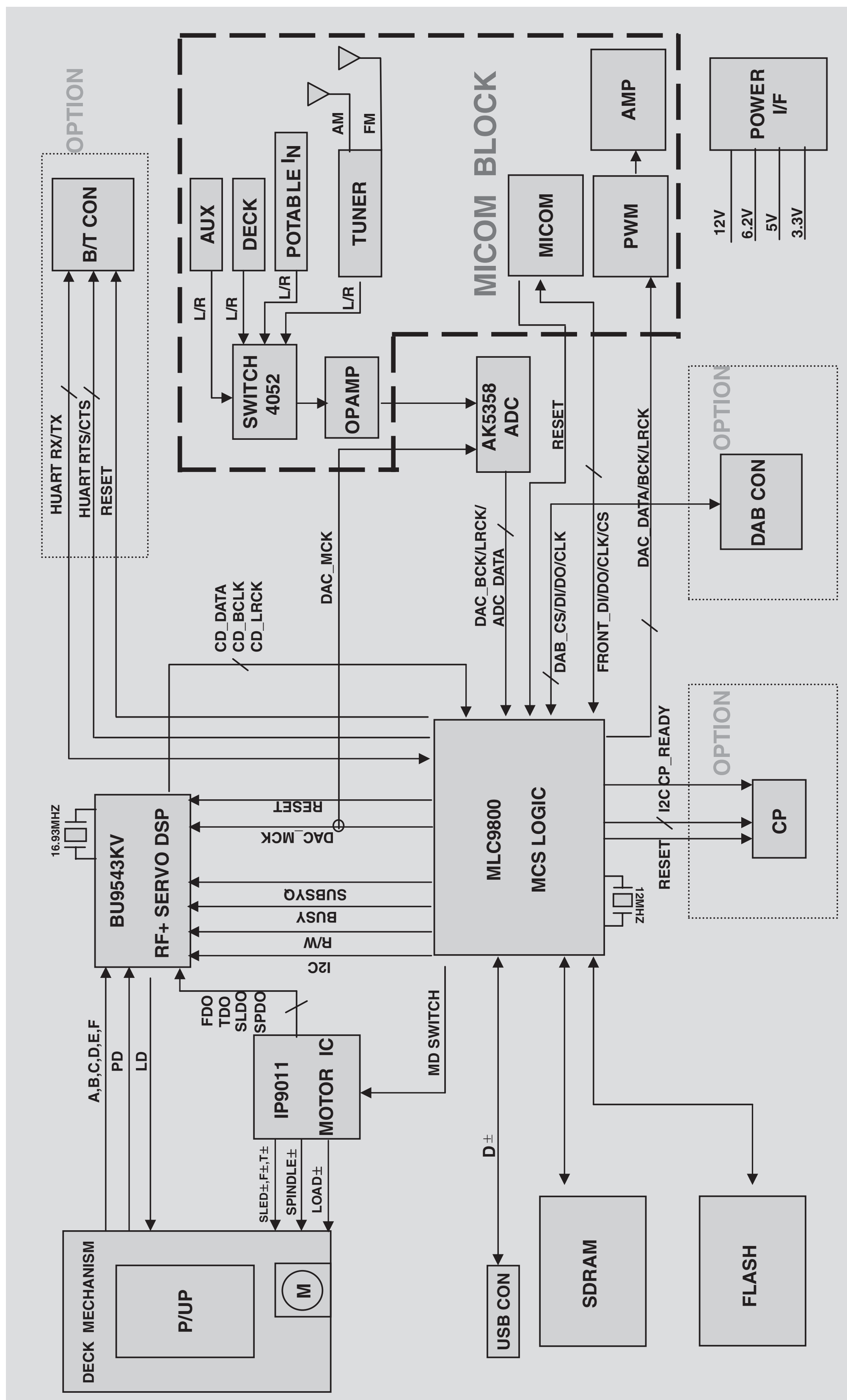


DIAGRAMAS DE BLOQUE

1.DIAGRAMA DE BLOQUE PRINCIPAL Y FRONTAL



2. DIAGRAMA DE BLOQUE CD



MEMORANDO

DIAGRAMAS ESQUEMÁTICOS

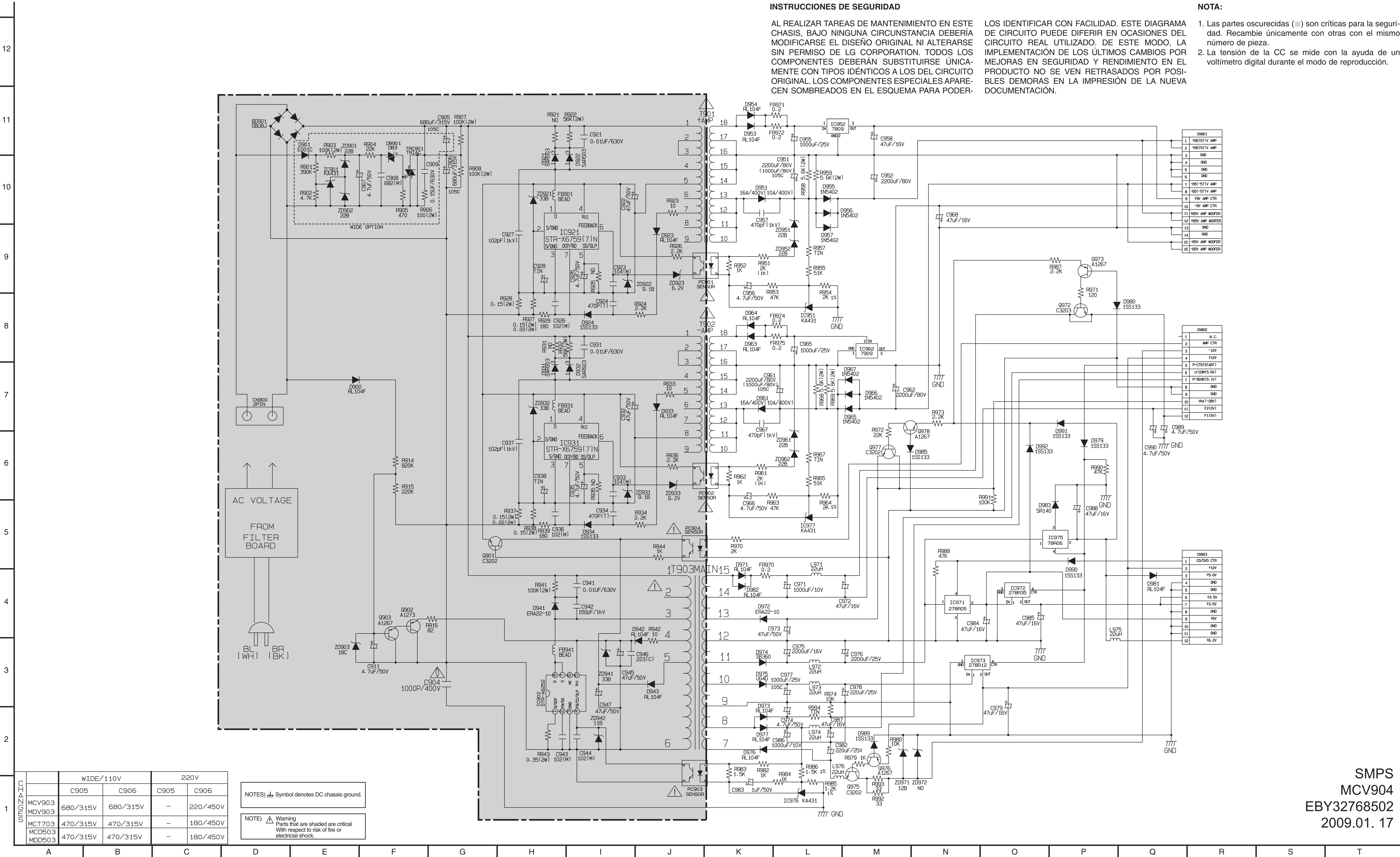
1. DIAGRAMA ESQUEMÁTICO DE SMPS (POTENCIA)

INSTRUCCIONES DE SEGURIDAD

AL REALIZAR TAREAS DE MANTENIMIENTO EN ESTE CHASIS, BAJO NINGUNA CIRCUNSTANCIA DEBERÍA MODIFICARSE EL DISEÑO ORIGINAL NI ALTERARSE SIN PERMISO DE LG CORPORATION. TODOS LOS COMPONENTES DEBERÁN SUBSTITUIRSE ÚNICAMENTE CON TIPOS IDÉNTICOS A LOS DEL CIRCUITO ORIGINAL. LOS COMPONENTES ESPECIALES APARECEN SOMBREADOS EN EL ESQUEMA PARA PODERLOS IDENTIFICAR CON FACILIDAD. ESTE DIAGRAMA DE CIRCUITO PUEDE DIFERIR EN OCASIONES DEL CIRCUITO REAL UTILIZADO. DE ESTE MODO, LA IMPLEMENTACIÓN DE LOS ÚLTIMOS CAMBIOS POR MEJORAS EN SEGURIDAD Y RENDIMIENTO EN EL PRODUCTO NO SE VEN RETRASADOS POR POSIBLES DEMORAS EN LA IMPRESIÓN DE LA NUEVA DOCUMENTACIÓN.

NOTA:

1. Las partes oscurecidas (■) son críticas para la seguridad. Recambie únicamente con otras con el mismo número de pieza.
2. La tensión de la CC se mide con la ayuda de un voltímetro digital durante el modo de reproducción.



CHANGES	WIDE/110V		220V	
	C905	C906	C905	C906
MCV903 MDV903	680/315V	680/315V	–	220/450V
MCT703	470/315V	470/315V	–	180/450V
MCD503 MDD503	470/315V	470/315V	–	180/450V

NOTES) Symbol denotes DC chassis ground.

NOTE) ⚠ Warning
Parts that are shaded are critical With respect to risk of fire or electricial shock.

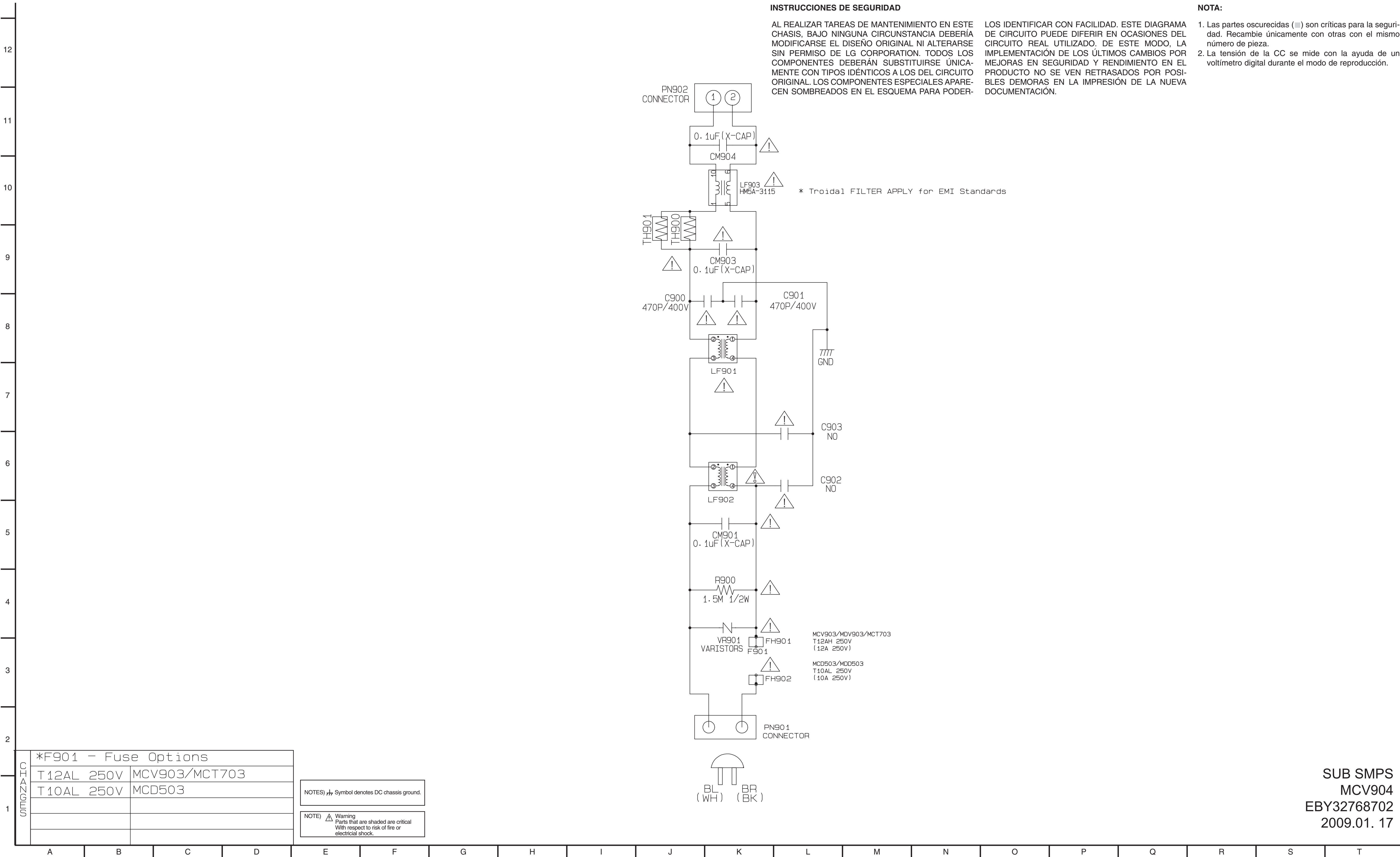
2. DIAGRAMA ESQUEMÁTICO DE SUB SMPS

INSTRUCCIONES DE SEGURIDAD

AL REALIZAR TAREAS DE MANTENIMIENTO EN ESTE CHASIS, BAJO NINGUNA CIRCUNSTANCIA DEBERÍA MODIFICARSE EL DISEÑO ORIGINAL NI ALTERARSE SIN PERMISO DE LG CORPORATION. TODOS LOS COMPONENTES DEBERÁN SUBSTITUIRSE ÚNICAMENTE CON TIPOS IDÉNTICOS A LOS DEL CIRCUITO ORIGINAL. LOS COMPONENTES ESPECIALES APARECEN SOMBREADOS EN EL ESQUEMA PARA PODER LOS IDENTIFICAR CON FACILIDAD. ESTE DIAGRAMA DE CIRCUITO PUEDE DIFERIR EN OCASIONES DEL CIRCUITO REAL UTILIZADO. DE ESTE MODO, LA IMPLEMENTACIÓN DE LOS ÚLTIMOS CAMBIOS POR MEJORAS EN SEGURIDAD Y RENDIMIENTO EN EL PRODUCTO NO SE VEN RETRASADOS POR POSIBLES DEMORAS EN LA IMPRESIÓN DE LA NUEVA DOCUMENTACIÓN.

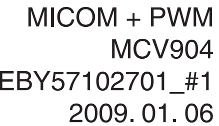
NOTA:

1. Las partes oscurecidas (■) son críticas para la seguridad. Recambie únicamente con otras con el mismo número de pieza.
2. La tensión de la CC se mide con la ayuda de un voltímetro digital durante el modo de reproducción.



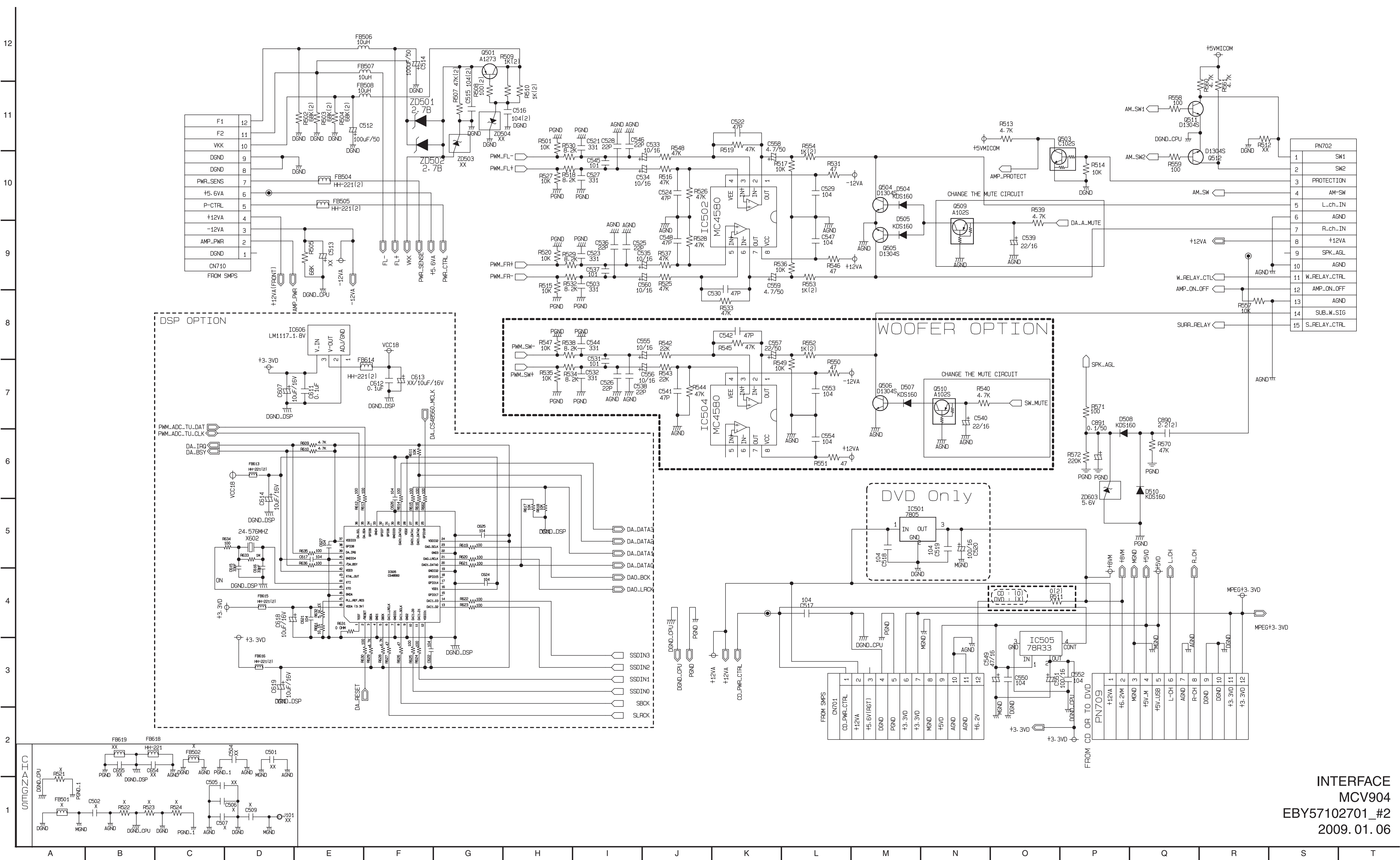
*F901 - Fuse Options	
T12AL 250V	MCV903/MCT703
T10AL 250V	MCD503

3. DIAGRAMA ESQUEMÁTICO DE MICOM

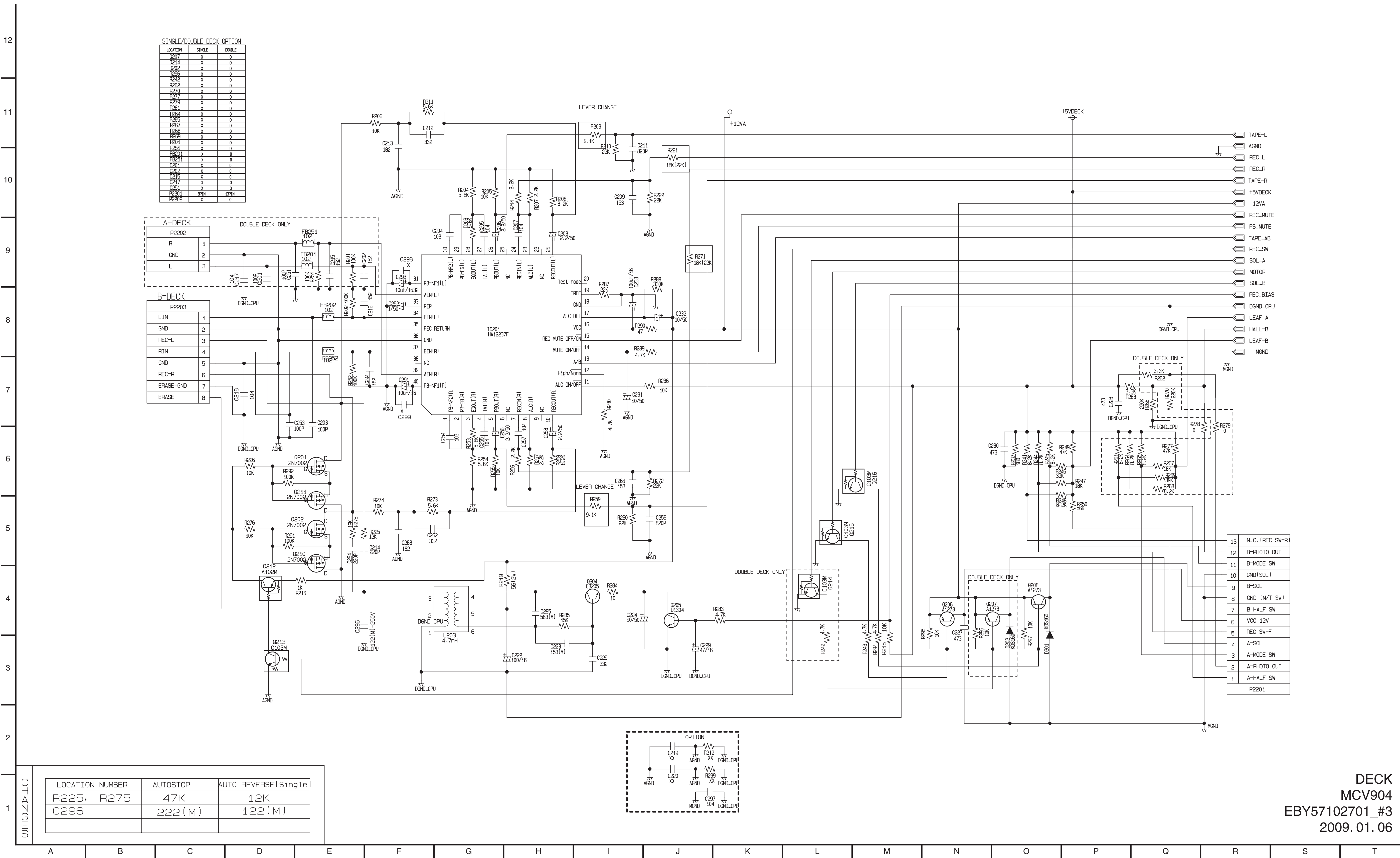


MICOM + PWM
MCV904
EBY57102701_#1
2009. 01. 06

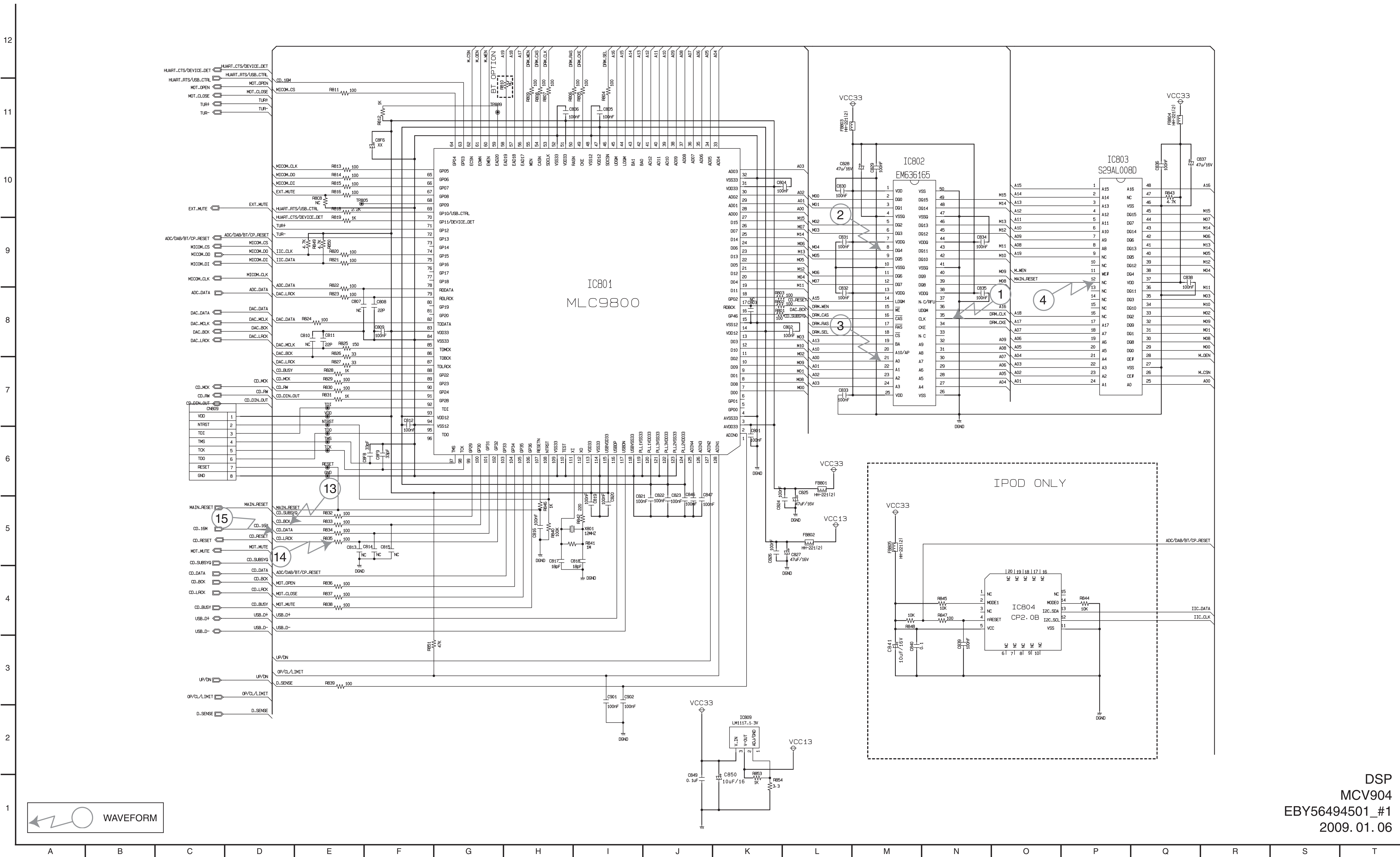
4. DIAGRAMA ESQUEMÁTICO DE INTERFACE



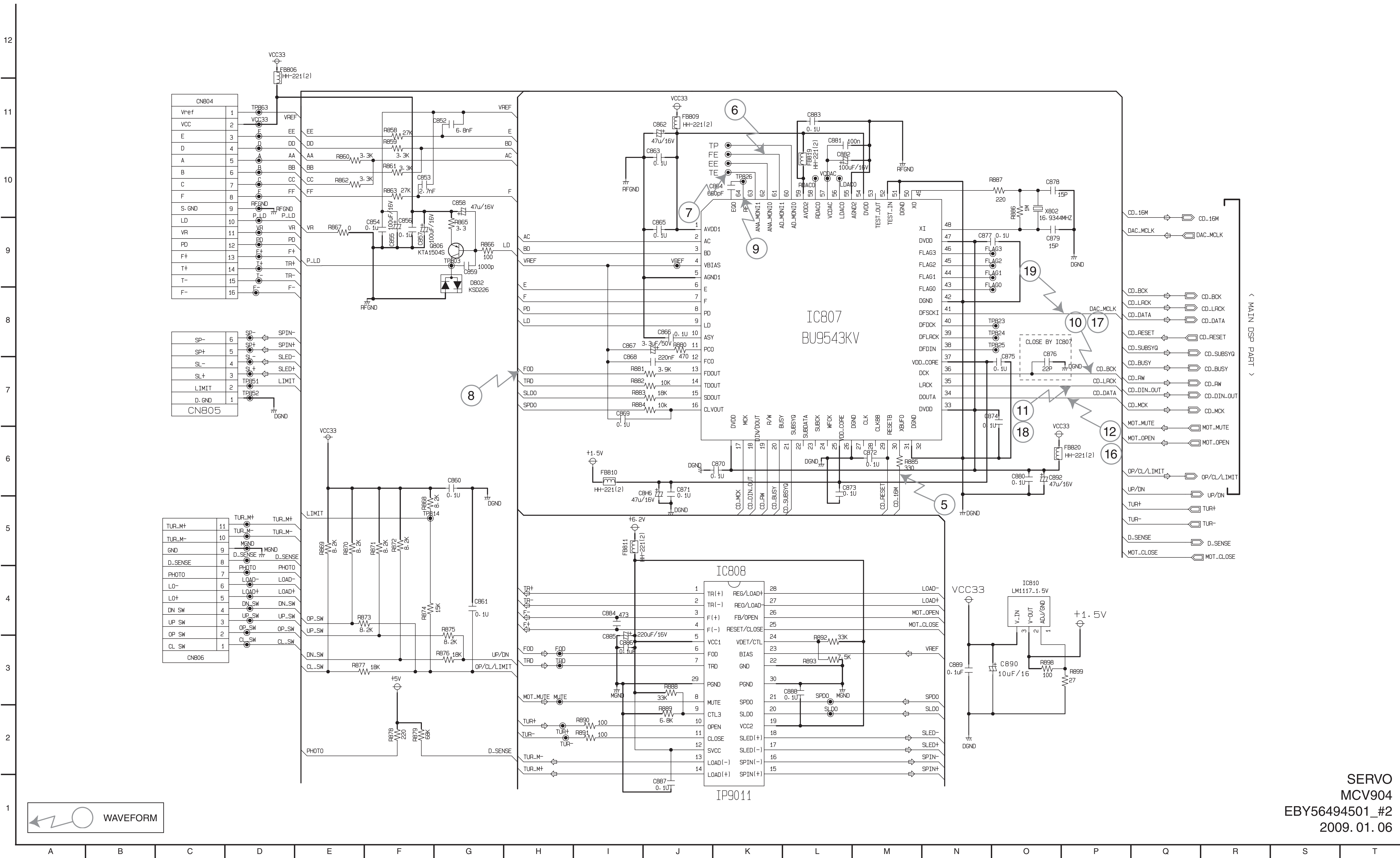
5. DIAGRAMA ESQUEMÁTICO DE DECK



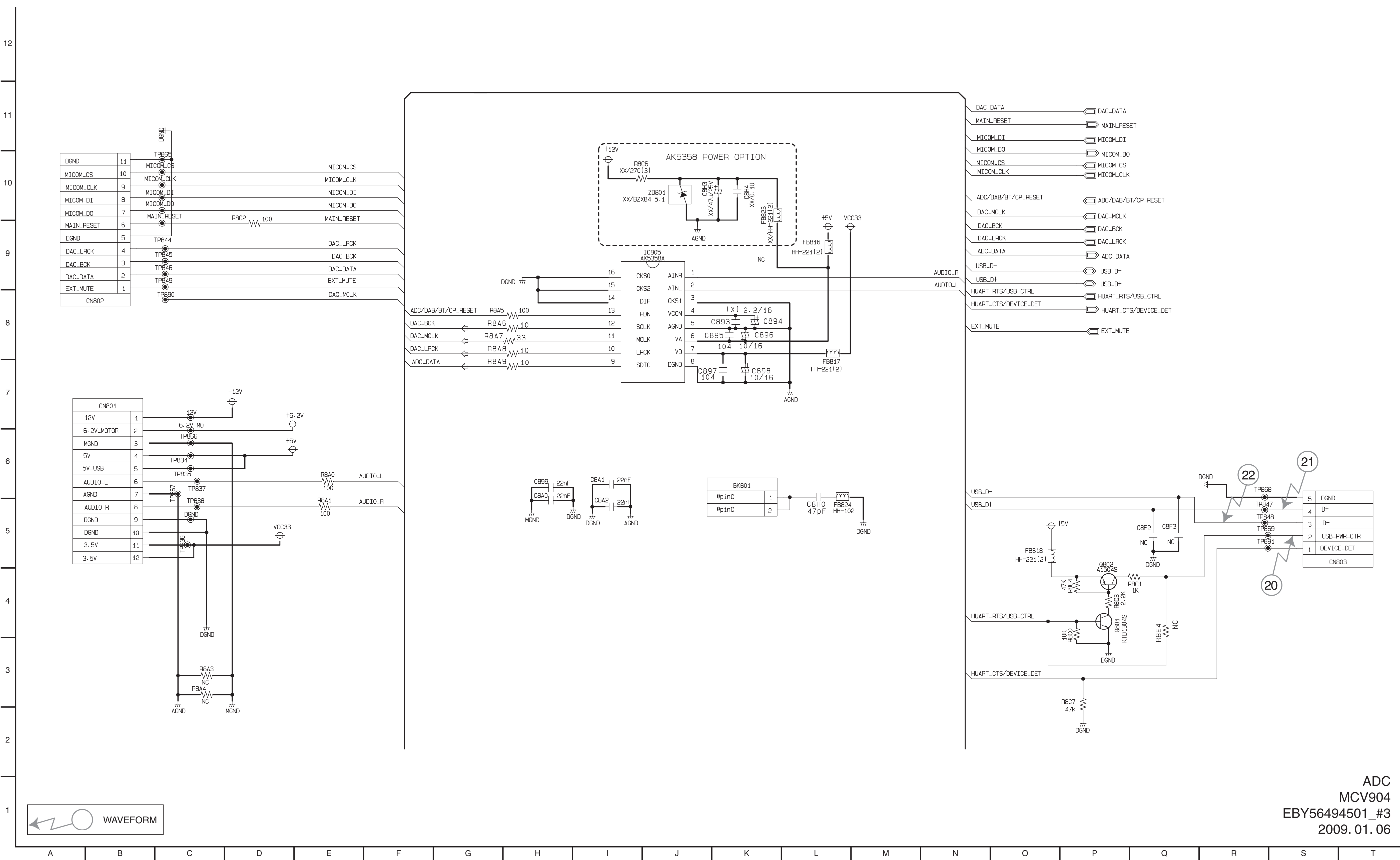
6. DIAGRAMA ESQUEMÁTICO DE DSP



7. DIAGRAMA ESQUEMÁTICO DE SERVO



8. DIAGRAMA ESQUEMÁTICO DE ADC



9. DIAGRAMA ESQUEMÁTICO DE FRONTAL

FL301
HNA-15LM16T

PT6302
IC301

IC302
BU2090

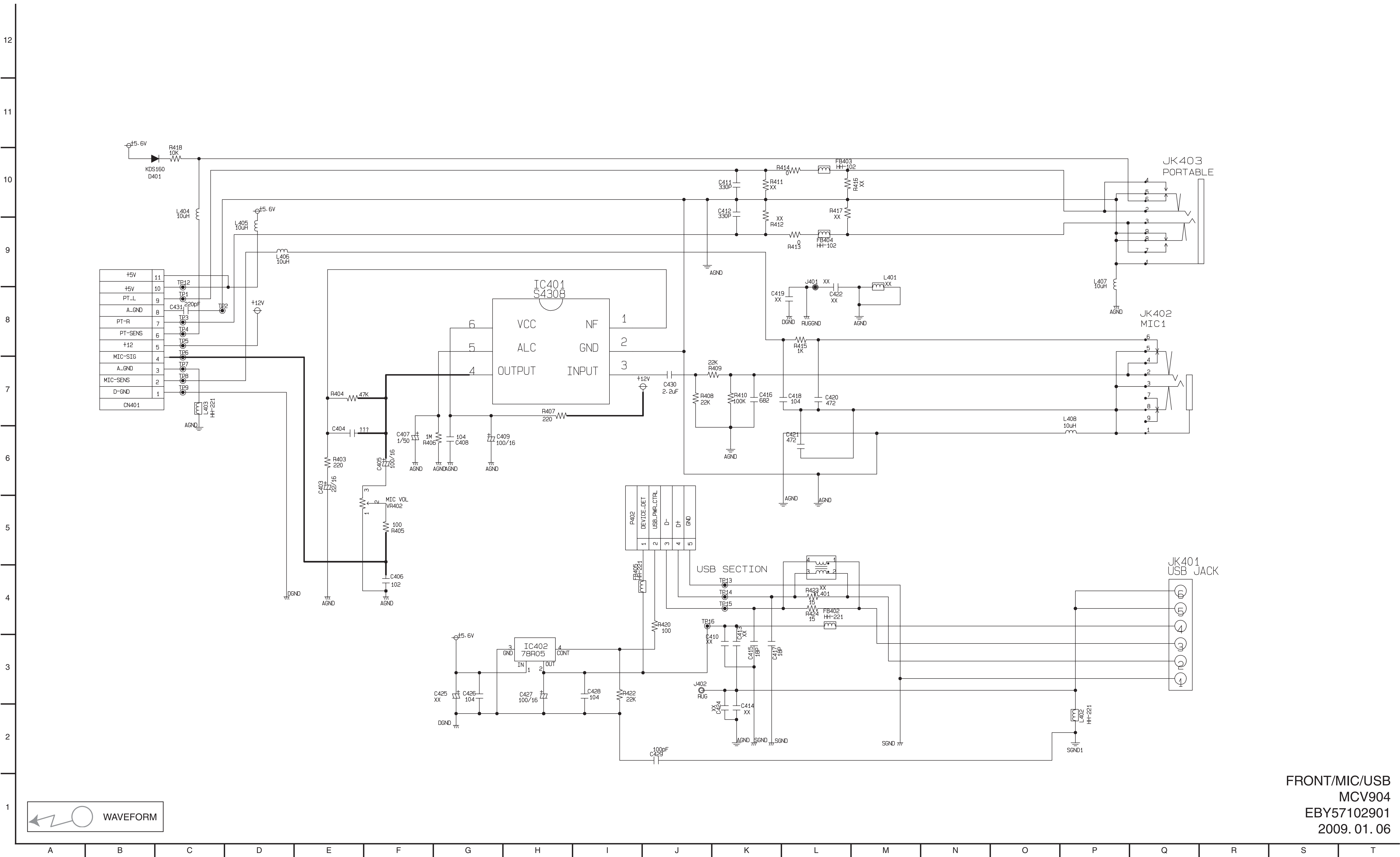
VR304 VOLUME
VR303 TREBLE
VR302 BASS
VR301 MID

P301

FRONT PCB TO CD KEY PCB

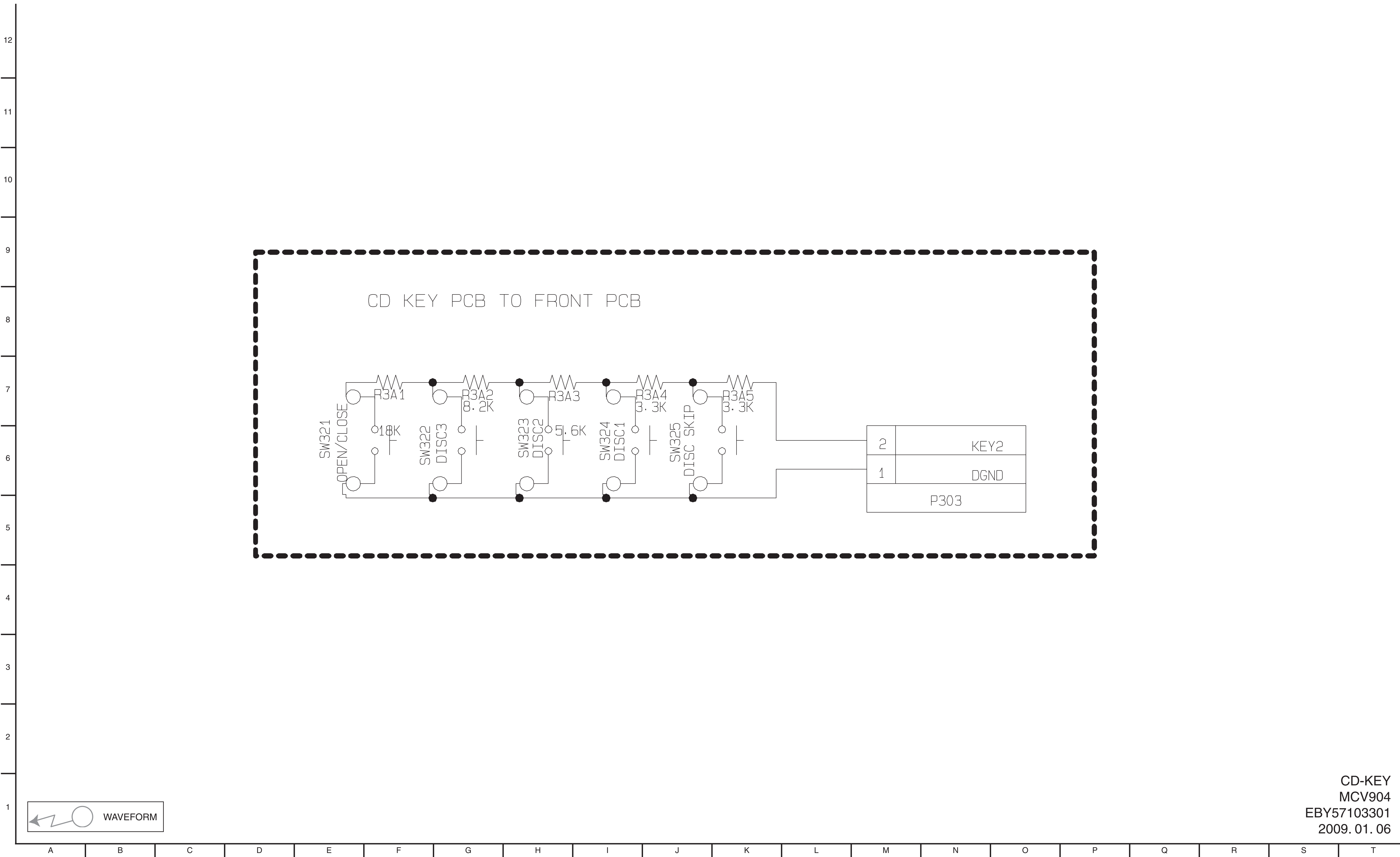
FRONT
MCV904
EBY57102801
2009. 01. 06

10. DIAGRAMA ESQUEMÁTICO DE FRONTAL/MIC/USB

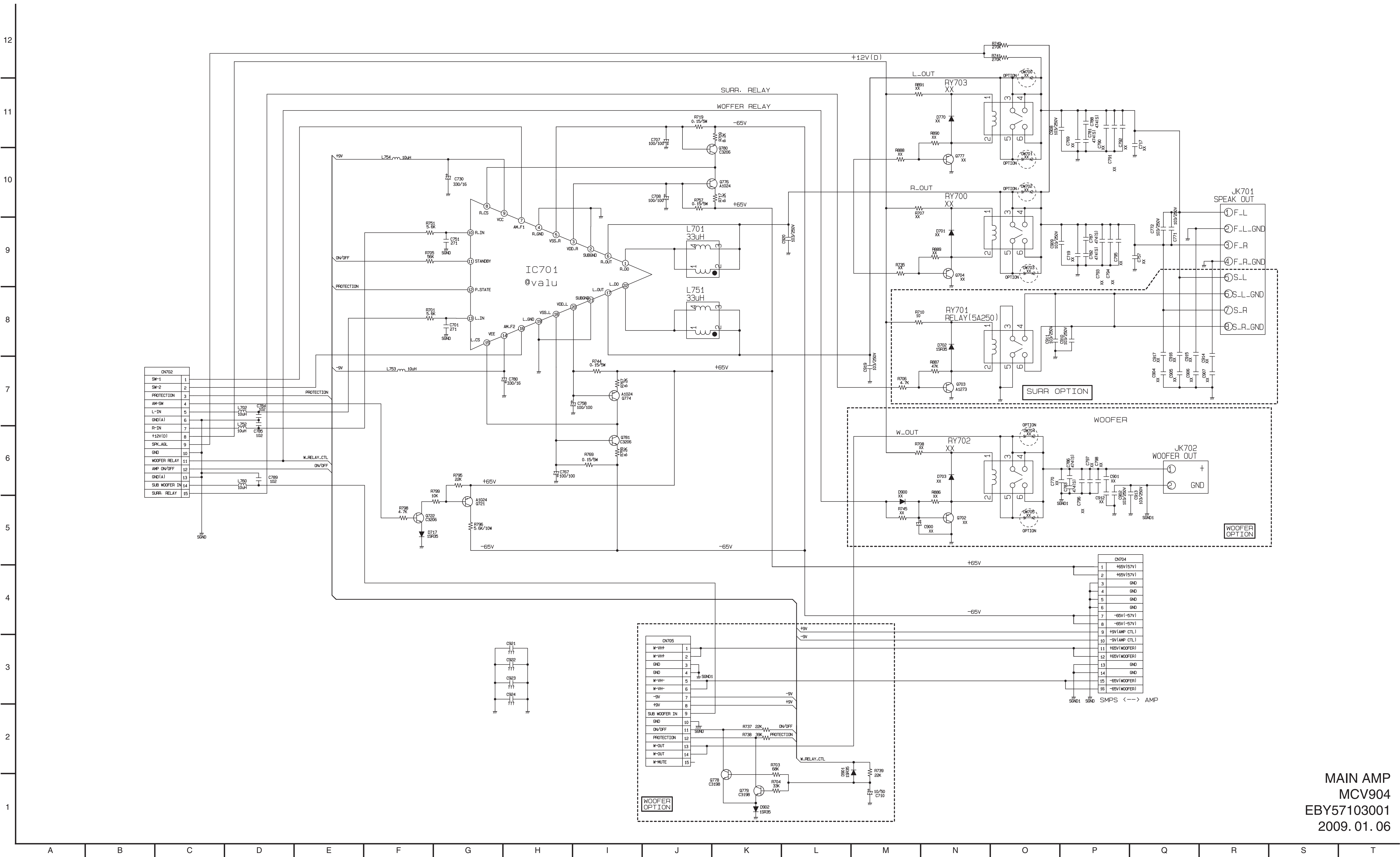


FRONT/MIC/USB
MCV904
EBY57102901
2009. 01. 06

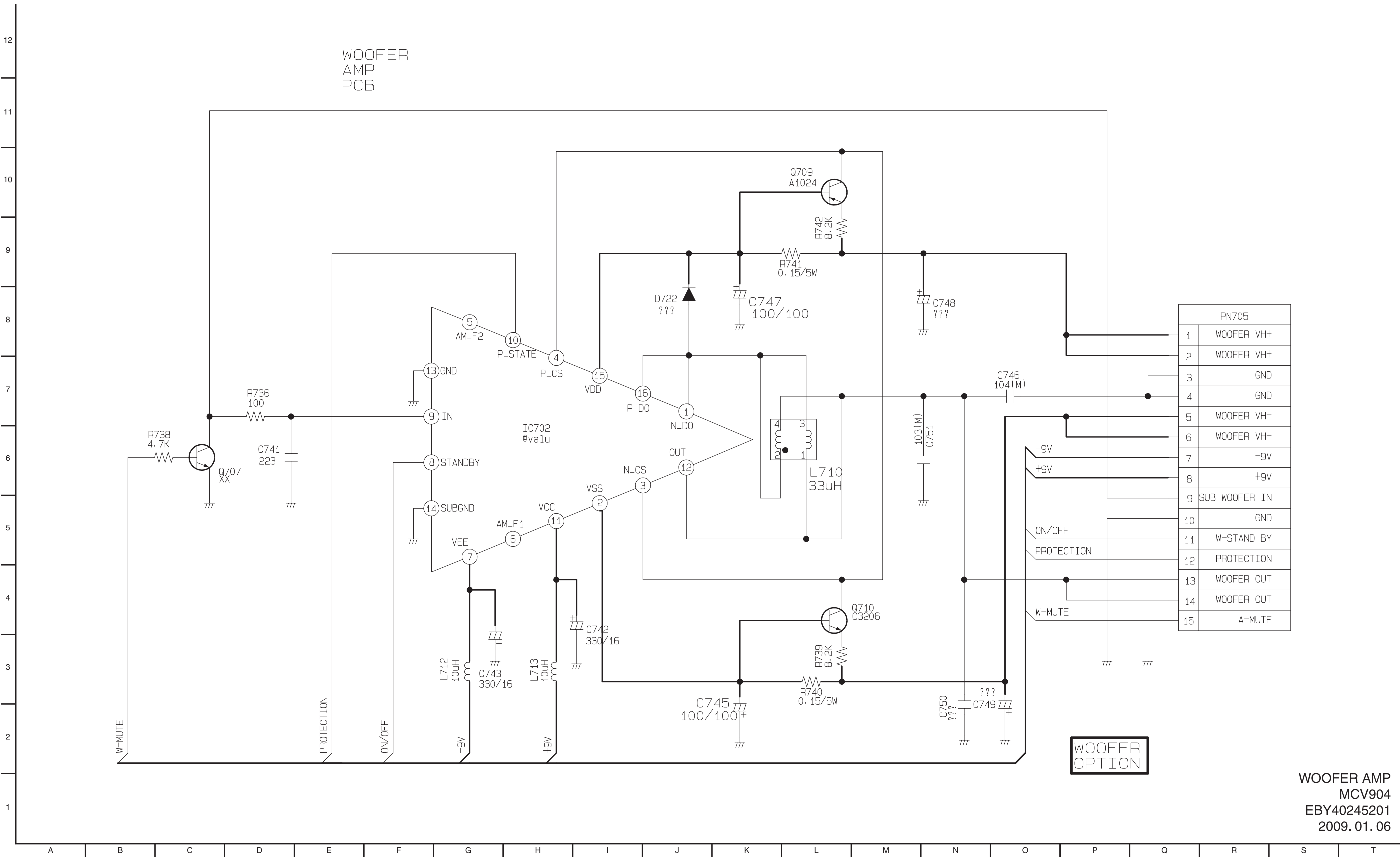
11. DIAGRAMA ESQUEMÁTICO DE CD-TECLA



12. DIAGRAMA ESQUEMÁTICO DE PRINCIPAL AMP

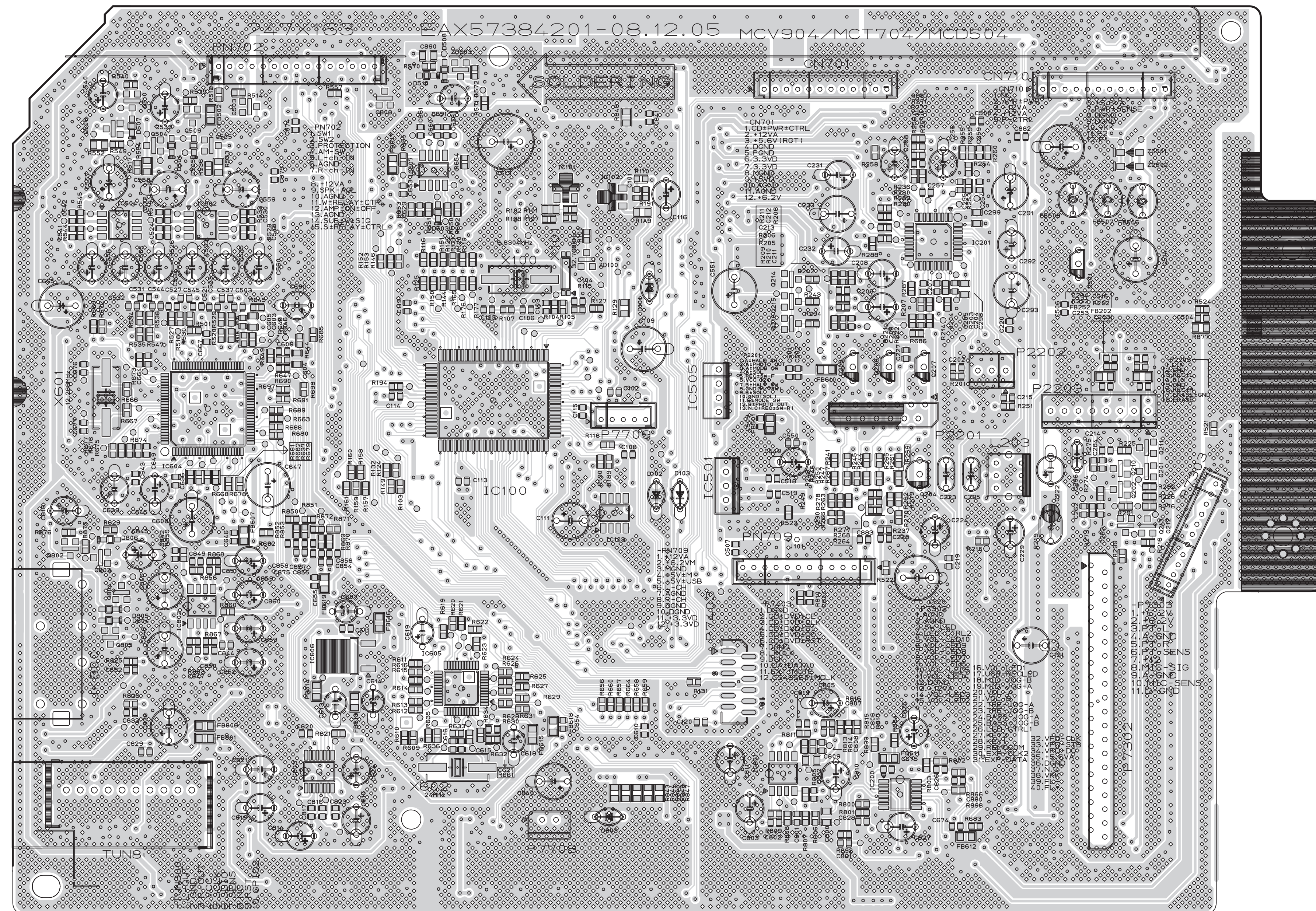


13. DIAGRAMA ESQUEMÁTICO DE WOOFER AMP

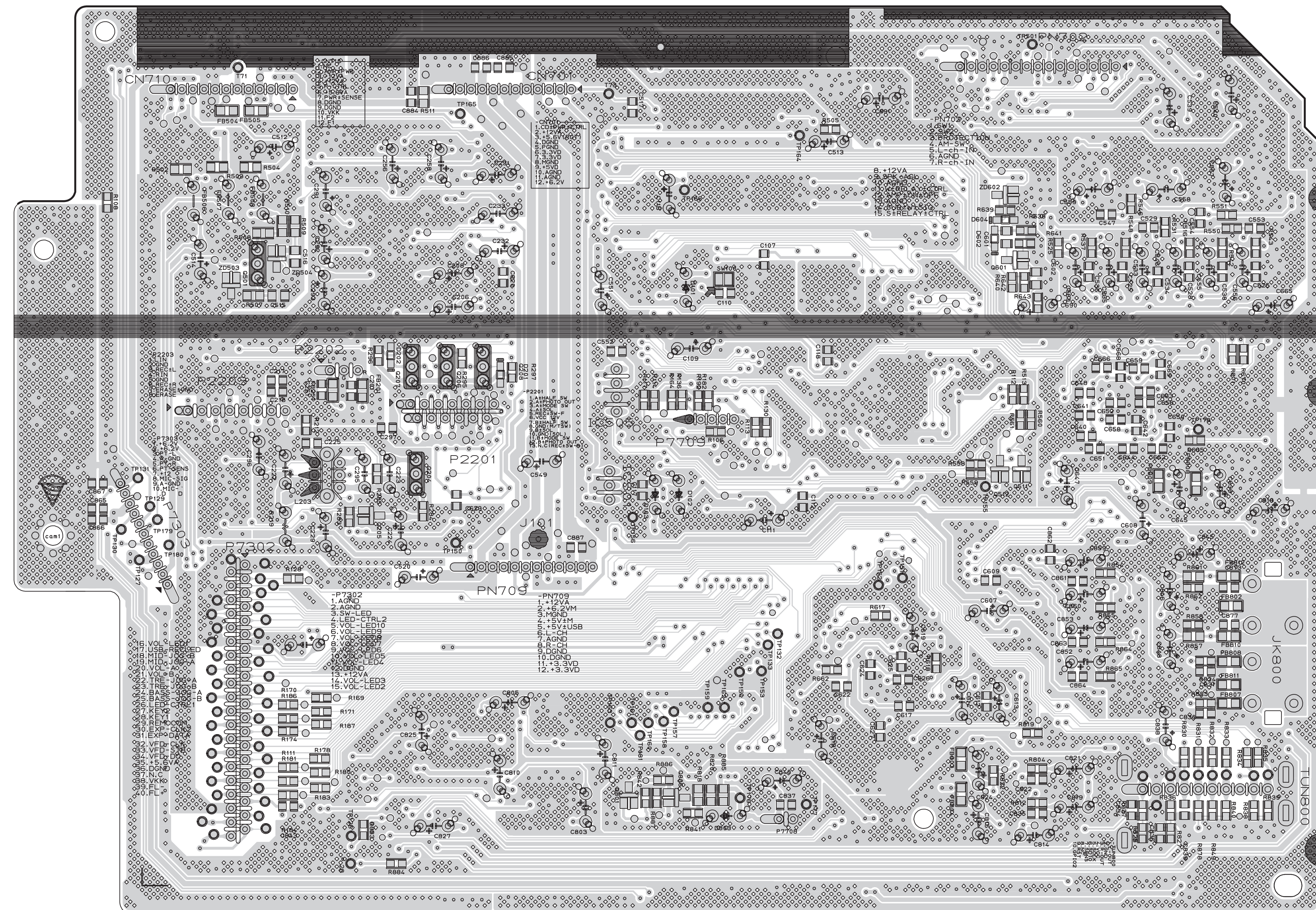


DIAGRAMAS DE CIRCUITO IMPRESO

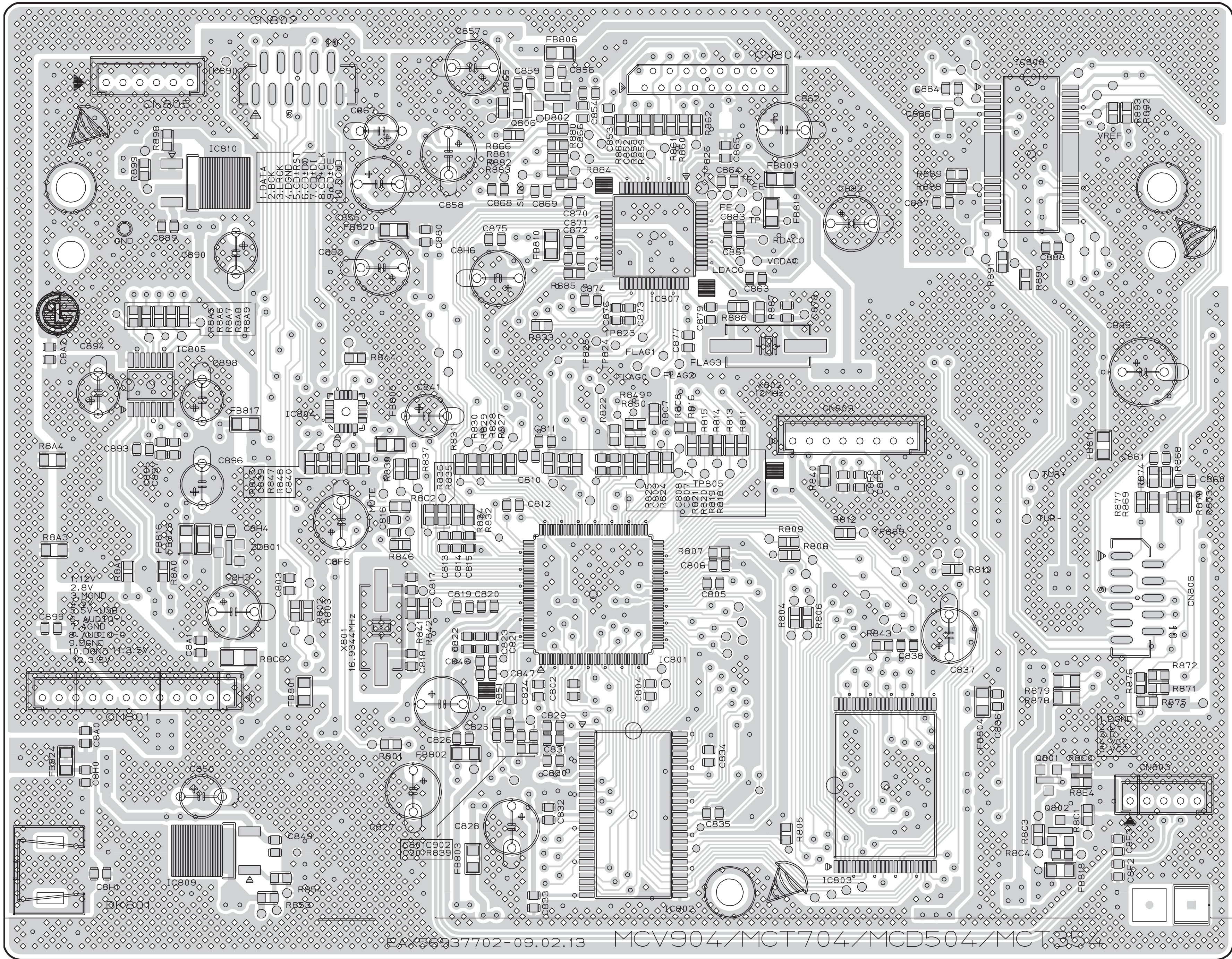
1-1. DIAGRAMA DE PLACA P.C. PRINCIPAL (VISTA SUPERIOR)



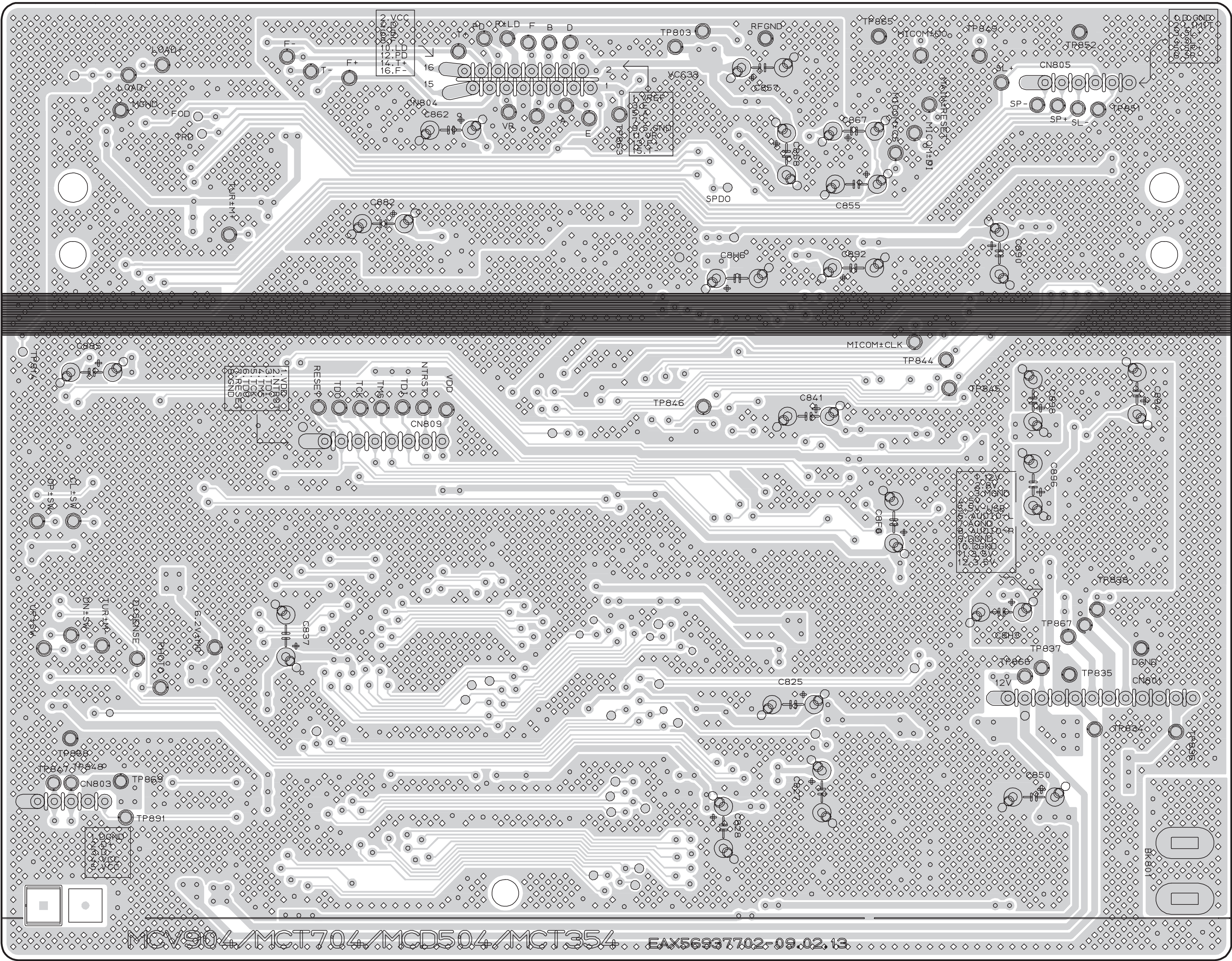
1-2. DIAGRAMA DE PLACA P.C. PRINCIPAL (VISTA INFERIOR)



2-1. DIAGRAMA DE PLACA P.C. CD (VISTA SUPERIOR)

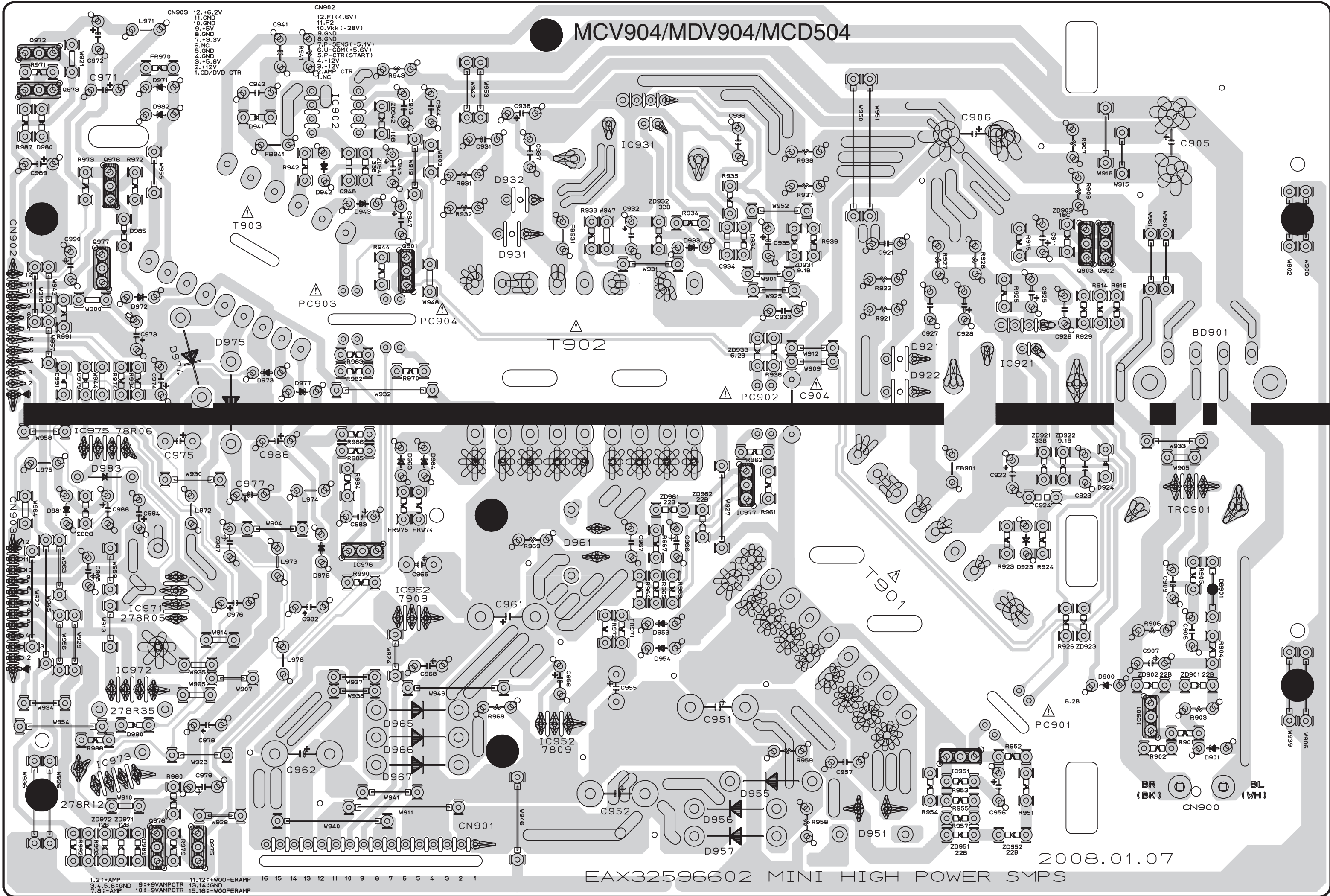


2-2. DIAGRAMA DE PLACA P.C. CD (VISTA INFERIOR)



3. DIAGRAMA DE PLACA P.C. SMPS

NOTAS) ⚠ Advertencia Las piezas que están oscurecidas son críticas con respecto al riesgo de producirse un incendio o una descarga eléctrica.



4. DIAGRAMA DE PLACA P.C. FRONTAL

5. DIAGRAMA DE PLACA P.C. USB

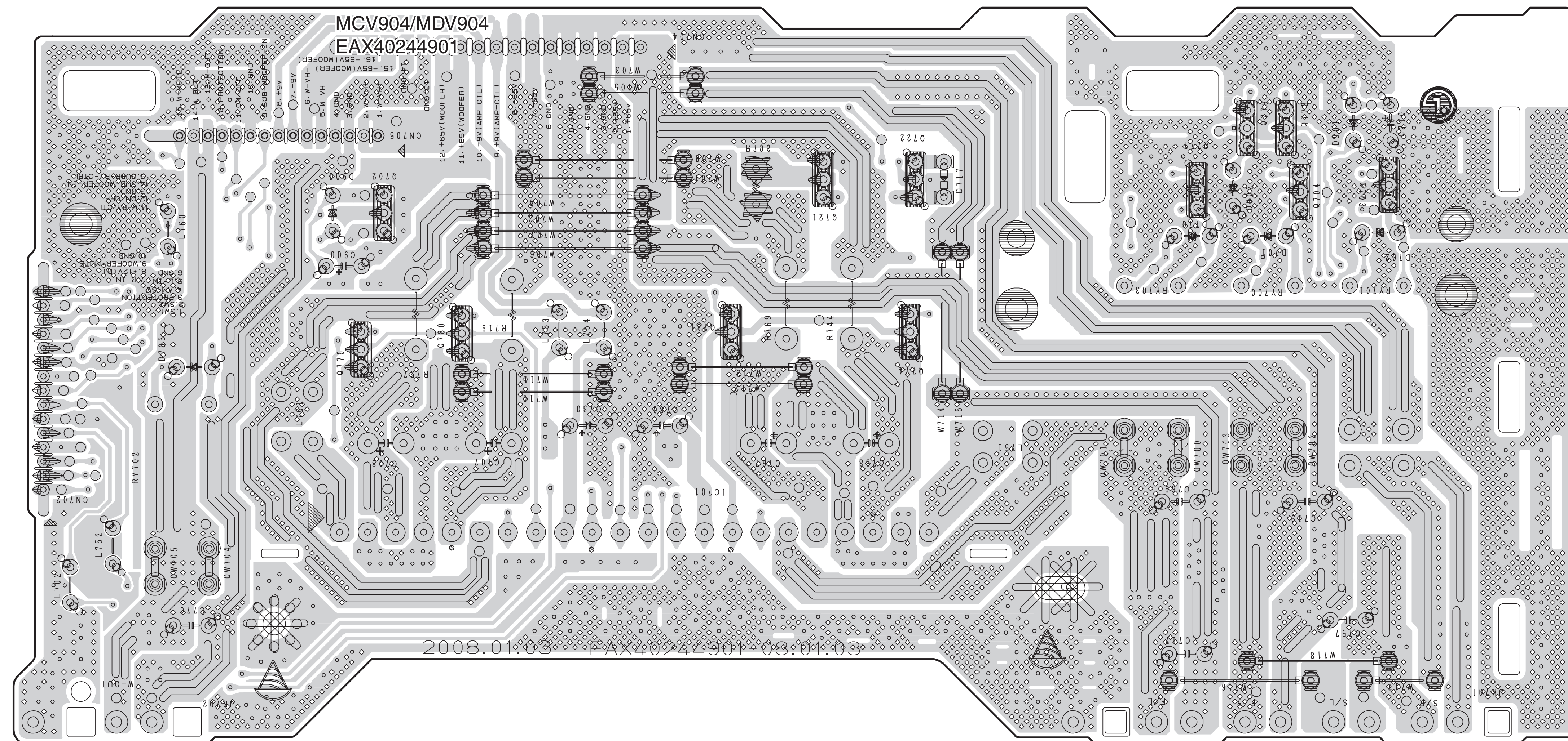
6. DIAGRAMA DE PLACA P.C. CD-TECLA

7-1. DIAGRAMA DE PLACA P.C. PRINCIPAL AMP (VISTA SUPERIOR)

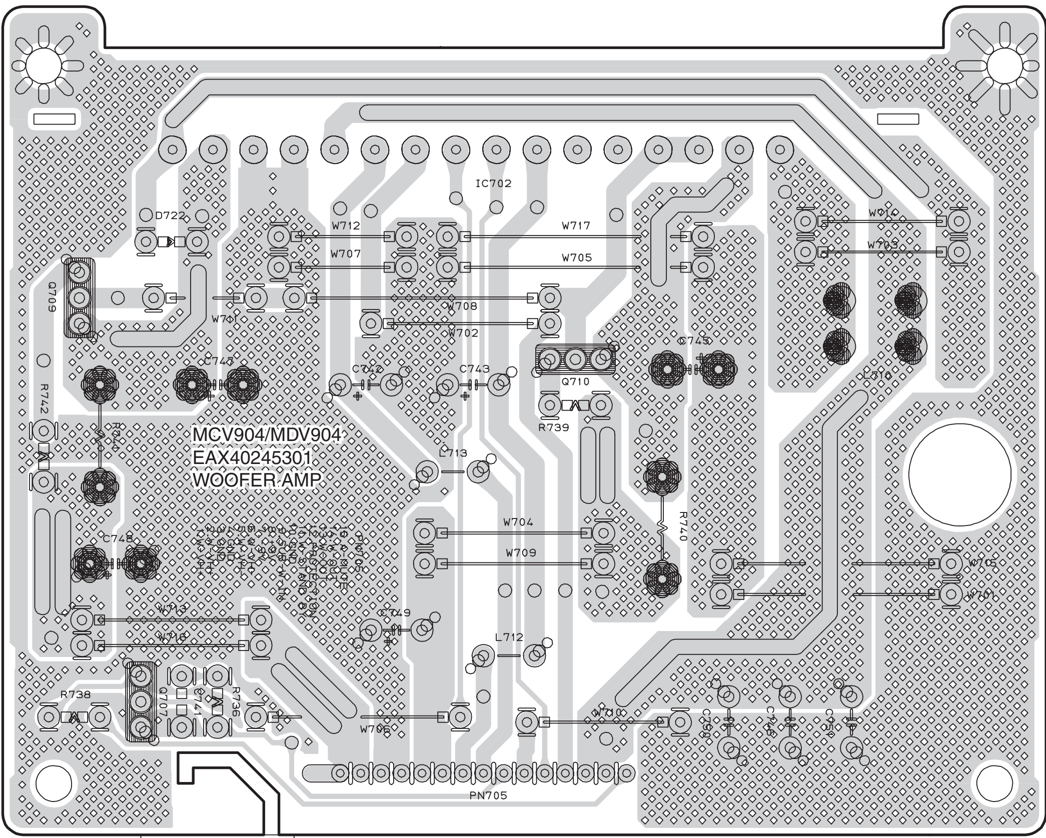
MCV904/MDV904
EAX40244901



7-2. DIAGRAMA DE PLACA P.C. PRINCIPAL AMP (VISTA INFERIOR)



8. DIAGRAMA DE PLACA P.C. WOOFER AMP



9. DIAGRAMA DE PLACA P.C. SMPS FILTER

